



Universidad Michoacana de San Nicolás de Hidalgo
Facultad de Ingeniería Eléctrica
División de Estudio de Posgrado

**Diseño y simulación de un controlador de factor de potencia
digital entrelazado para cargadores de vehículos eléctricos
nivel II**

TESIS

Que para obtener el grado de
Maestra en Ciencias de Ingeniería Eléctrica

presenta

Dalia Botaka Mbimba

Dr. Norberto Garcia Barriga

Director de Tesis

Febrero 2022



DISEÑO Y SIMULACIÓN DE UN CONTROLADOR DE FACTOR DE POTENCIA DIGITAL ENTRELAZADO PARA CARGADORES DE VEHÍCULOS ELÉCTRICOS NIVEL II

Los Miembros del Jurado de Examen de Grado aprueban la Tesis de Maestría en Ciencias en Ingeniería Eléctrica de Dalila Botaka Mbimba.

Dr. J. Jesús Rico Melgoza
Presidente del Jurado

J. Jesús Rico Melgoza

Dr. Norberto García Barriga
Director de Tesis

Norberto García Barriga

Dr. Fernando Omelas Téllez
Vocal

Fernando Omelas Téllez

Dr. Roberto Tapia Sánchez
Vocal

Roberto Tapia Sánchez

Dr. Luis Eduardo Ugaldé Caballero
Revisor Externo (ITM)

Luis Eduardo Ugaldé Caballero

Dr. Roberto Tapia Sánchez
*Jefe de la División de Estudios de Posgrado
de la Facultad de Ingeniería Eléctrica. UMSNH
(Por reconocimiento de firmas)*

Roberto Tapia Sánchez

UNIVERSIDAD MICHOACANA DE SAN NICOLÁS DE HIDALGO
Febrero 2022

Agradecimientos

Agradezco a Dios por su misericordia por guardarme de vida y un estado de Salud perfecto por su amor.

Mi agradecimiento al El Consejo Nacional de Ciencia y Tecnología (Conacyt) por la oportunidad que brideron durante los dos años de mi investigación con respecto al apoyo financiero.

Mi agradecimiento a mi asesor, el doctor Norberto Garcia Barriga, por su competencia, su experiencia, su paciencia y su tolerancia.

Mi agradecimiento también a todos los profesores del departamento de ingeniería eléctrica en particular al doctor Juan José Flores Romero y su esposa señora Gina, al doctor Roberto Tapia Sánchez, sin olvidar al doctor Juan Anzures Marin por su experiencia, paciencia y consejos que me ayudaron mucho a incrementar mis conocimientos.

Mi agaradecimiento todo mi familia, en particular a Maman Bea por su apoyo financiero, morale, espiritual más por sus consejo.

Agredecimeinto especial a mi tio Augustin Mbimba por sus consejos y apoyo.

A mi mami, mi papi hermanas hermanos y amigos

Resumen

Los cargadores de vehículos eléctricos son fuentes de poder controladas, las cuales inyectan energía de la red eléctrica de distribución a la batería del vehículo eléctrico. Estos cargadores normalmente producen algunos problemas vinculados con la calidad de la energía debido a sus características no lineales. Son bien conocidos los efectos adversos en las redes de distribución tales como incremento de las corrientes del neutro en redes trifásicas, sobrecalentamiento en transformadores y motores de inducción, así como también la degradación de la forma de onda del voltaje. Diversos estándares internacionales limitan el contenido armónico en las corrientes de línea en el equipo conectado a las redes de distribución. Como consecuencia, existe la necesidad de reducir los armónicos de las corrientes de línea.

Este trabajo de tesis se enfoca en el diseño y simulación de controladores de factor de potencia monofásico en el modo continuo, con respecto a controladores bifásicos entrelazados en el modo continuo, para cargadores a bordo del vehículo eléctrico. En particular, se estudia el efecto de operar varios bloques elevadores en paralelo usando una topología entrelazada con el propósito de incrementar la densidad de potencia y la reducción de la distorsión que se inyecta a la red eléctrica. En el controlador de factor de potencia con dos bloques elevadores elevadores operan con un ángulo de desfase de 180 grados. Los cargadores a bordo del tipo red-vehículo consisten de un convertidor CA-CC y un convertidor CC-CC aislado., los cuales se utilizan para cargar la batería de alto voltaje de vehículos eléctricos. La etapa de corrección de factor de potencia, la cual representa la parte medular de esta tesis, se usa para mejorar la calidad de la energía, así como también el voltaje de salida. Se propone un controlador de factor de potencia digital para mantener la regulación del voltaje, rápido amortiguamiento de transitoria ante cambios de carga, factor de potencia unitario y adecuados niveles de calidad de la energía. Se implementa un sistema de control digital de doble lazo, el cual consiste de un lazo interno de corriente y un lazo externo de voltaje. El desempeño del controlador de factor de potencia se verifica mediante una simulación detallada en Matlab/Simulink usando un modelo de la planta en el tiempo continuo y un controlador en el tiempo discreto. El diseño del controlador toma en cuenta el efecto del muestreo y el retraso asociado a los cálculos. Los convertidores de potencia se diseñan y analizan en el modo continuo. Se aplica el análisis en el dominio de la frecuencia para

analizar el modelo de la etapa de potencia y sintonizar el controlador digital. La robustez del controlador se confirma mediante simulación para el desempeño de estado estable y la respuesta transitoria. Los resultados de simulación se reportan para un controlador de factor de potencia monofásico de 3.3 kW y un controlador de factor de potencia bifásico de 6.6 kW. Los resultados de simulación han demostrado que la topología monofásica y el esquema de control propuesto permite lograr una respuesta dinámica rápida, buena regulación de voltaje, bajo nivel de distorsión y un factor de potencia alto. De hecho, los resultados de simulación demostraron que se obtiene un factor de potencia de 0.99, 1.68 % de THD y una eficiencia máxima de 93 % operando a una frecuencia de conmutación de 50 kHz.

Palabras clave: Vehículos eléctricos, Corrector de factor de potencia, factor de potencia, cargador de vehículos eléctricos nivel II, Convertidor elevador.

Abstract

Electric vehicles chargers are essentially well-controlled power supplies, which supply electric power into the electric vehicle battery taken from the distribution network. These chargers generally produce power quality issues due to their nonlinear characteristics. Adverse effects on the distribution system are well recognized, which include increased magnitude of neutral currents in three-phase systems, overheating in transformers and induction motors, as well as degradation of system voltage waveforms. Several international standards limit the harmonic content due to line currents of equipment connected to distribution network. As a consequence, there is the need for reduction of line current harmonics.

This thesis focuses on the design and simulation of continuous conduction mode single-phase power factor controller versus a two-phase interleaving continuous conduction mode power factor controller for on-board chargers in electric vehicles. In particular, the effect of a set of parallel boost cells based on an interleaved topology is studied in order to increase the power density and reduction of distortion. In a power factor controller with two interleaved boost cells, the switching devices operate in an alternative fashion and the two boost converters operate with 180 degrees delay angle. On-board grid-to-vehicle charger consists of an AC-DC converter and an isolated DC-DC converter, which are used to charge high voltage traction batteries in electric vehicles. The power factor correction stage, which is the focus in this thesis, is used to regulate the power quality as well as the output voltage. A digital power factor controller is proposed for maintaining the output voltage regulation, fast transient settling under load transients, unity power factor and adequate power quality. A dual loop control is digitally implemented, which consists of an inner current loop and an outer voltage loop. The power factor controller is verified via detailed simulation in Matlab/Simulink using a continuous time plant model and a discrete time controller. The controller design takes into account sampling effects and computation delay. The power converters are designed and analysed for the continuous conduction mode. Frequency domain analysis is applied to analyse the power stage model and tune the digital controller. The robustness of the controller is confirmed by simulation for steady-state performance and transient response. Simulation results are reported for a 3.3 kW single-phase power factor controller and a 6.6 kW two-phase power factor controller. Simulation results

have shown that fast dynamic response, good output regulation, low harmonic distortion and high power factor can be achieved with the proposed single-stage converter and control scheme. In fact, simulation results demonstrate a power factor of 0.99, THD of 1.68 % and peak efficiency of 93 % at 50 kHz switching frequency

Keywords: Electric vehicles, power factor corrector, power factor, level II electric vehicle charger, boost converter.

Contenido

Agradecimientos	III
Dedicatoria	V
Resumen	VII
Abstract	IX
Contenido	X
Lista de Figuras	XV
Lista de Tablas	XXI
Lista de Símbolos	XXIV
Lista de Abreviaturas	XXV
1. Introducción	1
1.1. Descripción del problema	1
1.2. Revisión del estado del arte	3
1.3. Objetivo	7
1.3.1. Objetivos particulares	7
1.4. Justificación	8
1.5. Metodología	9
1.6. Aportaciones	10
1.7. Descripción de capítulos	10

2.	Revisión de métodos para corregir el factor de potencia	13
2.1.	Conceptos básicos	13
2.2.	Circuitos correctores del factor de potencia	16
2.2.1.	Correctores de factor de potencia activos	17
2.3.	Modos de operación	19
2.4.	Convertidores de conmutación de segundo orden aplicados a correctores de factor de potencia.	20
2.5.	Topología entrelazada	23
2.6.	Sumario	24
3.	Diseño del corrector de factor de potencia para un cargador de vehículo eléctrico	25
3.1.	Topología	25
3.2.	Estrategia de control	27
3.3.	Selección de elementos pasivos	28
3.4.	Controlador digital	30
3.4.1.	Sintonización del controlador de corriente	32
3.4.2.	Sintonización del controlador de voltaje	38
3.5.	Corrector de factor de potencia elevador-entrelazado	42
3.6.	Conclusión	44
4.	Casos de estudio	45
4.1.	Caso A	46
4.1.1.	Operación en estado estable para un voltaje de salida de referencia constante	47
4.1.2.	Operación en estado estable ante cambios del voltaje de salida de referencia	55
4.2.	Caso B	61
4.3.	Caso C	70
4.3.1.	Operación en estado estable - Carga constante	72

4.3.2. Contenido armónico	73
4.3.3. Operación en estado estable - carga variable	81
4.4. Conclusión	86
5. Conclusiones y Recomendaciones para trabajos futuros	89
5.1. Conclusiones Generales	89
5.2. Trabajos Futuros	91
Apéndices A	93
Apéndice	93
Referencias	95

Lista de Figuras

1.1. Arquitectura de potencia típica de un cargador de baterías.	3
2.1. Triángulo de potencias	14
2.2. Diagrama fasorial del voltaje y la corriente	14
2.3. Representación del cubo de potencias	16
2.4. Topologías de correctores de factor de potencia activos con corriente de entrada sinusoidal: a)- Dos etapas en cascada, b)- Convertidor bidireccional en paralelo, c)- Doble trayectoria de potencia en paralelo, d)- Reubicación de bloques de potencia, e)- Convertidor CC-CC en serie, f)- Post-regulador de alta eficiencia, g)- Filtro activo en la entrada y h)- Filtro activo en la salida.	18
2.5. Topologías de correctores de factor de potencia activos con corriente de entrada no- sinusoidal: a)- Filtros pasivos, b)- Puente completo con segunda entrada, c)- Puente completo con diodo y d)- puente completo con capacitor y diodo.	19
2.6. Formas de onda de las corrientes de entrada y en el inductor del corrector de factor de potencia: a).- modo de conducción continuo, b).- nodo de conducción crítico y c).- modo de conducción discontinuo.	20
2.7. Convertidores de conmutación de segundo-orden: a).- unidad de conmutación básica de primer-orden, b).- convertidor reductor, c).- convertidor elevador y d).- convertidor elevador-reductor.	22
2.8. Topología del controlador de factor de potencia con n celdas elevadores entralazadas	23
3.1. Corrector de factor de potencia: a).- convertidor elevador, b).- formas de onda de entrada del rectificador y c).- formas de onda de entrada del convertidor elevador.	27

3.2. Diagrama de bloques del sistema de control	28
3.3. Diagrama de bloques de la estrategia de control de lazo doble.	31
3.4. Diagrama de control del lazo de control de la corriente	33
3.5. Esquema de sintonización del control de corriente: a). - Circuito de simulación del lazo de corriente sin el controlador y b). - Circuito de simulación del lazo de corriente con el controlador	35
3.6. Diagrama de flujo para determinar las ganancias del controlador PI en tiempo discreto de la corriente	36
3.7. Respuesta a la frecuencia del lazo de corriente sin controlador PI de la corriente	37
3.8. Respuesta a la frecuencia del lazo de corriente con el controlador PI de la corriente.	37
3.9. Esquema de sintonización del control de voltaje: a) - Circuito de simulación del lazo de voltaje sin el controlador y b) - Circuito de simulación del lazo de voltaje con el controlador	39
3.10. Diagrama de flujo para determinar las ganancias del controlador PI en el tiempo discreto del voltaje	40
3.11. Respuesta a la frecuencia del lazo de voltaje sin el controlador PI del voltaje	41
3.12. Respuesta a la frecuencia del lazo de voltaje con el controlador PI de voltaje	41
3.13. Diagrama esquemático del corrector de factor de potencia entrelazado. . . .	42
3.14. Estructura del control DPWM para el corrector de factor de potencia entrelazado.	43
4.1. Simulación en simulink del Caso A: (a). - Etapa de potencia y (b).- sistema de control.	47
4.2. Formas de onda de estado estable del voltaje de entrada y corriente de entrada.	48
4.3. Formas de onda de estado estable del voltaje de salida: (a). - Comparación del voltaje de referencia y el voltaje de salida y (b). - error del voltaje. . .	48
4.4. Respuesta de estado estable de la corriente de inductor: (a).- Comparación de la corriente de referencia y la corriente medida y (b).- error de la corriente.	49
4.5. Resultados de simulación para: (a) Forma de onda en el tiempo de voltaje de entrada, (b) Contenido armónico del voltaje de entrada, (c) Forma de onda en el tiempo de la corriente de entrada, (d) Contenido armónico de corriente de entrada	50

4.6. Resultados de simulación: (a) Forma de onda en el tiempo de voltaje en la salida de rectificador, (b) Contenido armónico del voltaje en la salida del rectificador, (c) Forma de onda en el tiempo de la corriente en el inductor, (d) Contenido armónicos de la corriente en el inductor.	51
4.7. Resultados de simulación: (a) Forma de onda en el tiempo del voltaje de salida, (b) Contenido armónico en el voltaje de salida, (c) Forma de onda en el tiempo de la corriente de salida, (d) Contenido armónico en la corriente de salida.	51
4.8. Formas de onda del esquema de conmutacion DPWM : (a)- ciclo de trabajo, (b)- diente de sierra y (c)- señal de conmutacion.	53
4.9. Formas de onda del esquema de conmutacion DPWM : (a)- ciclo de trabajo, (b)- diente de sierra y (c)- señal de conmutacion.	54
4.10. Resultado de simulación: (a) Voltaje entrada y (b) Corriente de entrada	55
4.11. Resultado de simulación: (a) Comparación de la corriente de referencia y la corriente medida, (b) error de la corriente.	56
4.12. Resultado de simulación:(a) Comparación del voltaje de salida y el voltaje de referencia, (b) error del voltaje.	56
4.13. Formas de onda del ciclo de trabajo para:(a) Voltaje de salida de 400 V, (b) Voltaje de salida de 300 V y (c) Voltaje de salida de 450V.	58
4.14. Formas de onda del señal de diente de sierra para:(a) Voltaje de salida de 400 V, (b) Voltaje de salida de 300 V y (c) Voltaje de salida de 450V.	59
4.15. Formas de onda del señal DPWM para:(a) Voltaje de salida de 400 V, (b) Voltaje de salida de 300 V y (c) Voltaje de salida de 450V.	60
4.16. Simulacion en Simulink del Caso B: (a). - Etapa de potencia y (b).- Sistema de control.	62
4.17. voltaje de entrada vs y corriente de entrada is	63
4.18. Respuesta de estado estable de la corriente de inductor: ,a).- Comparación de la corriente de referencia y corriente medida en el inductor, b).- error de la corriente	63
4.19. Respuesta de estado estable del voltaje de salida: , a) -Comparación del voltaje de referencia y el voltaje medido, b)- error del voltaje.	64
4.20. Resultados de simulación para: (a) Forma de onda en el tiempo de voltaje de entrada, (b) Contenido armónicos del voltaje de entrada, (c) Forma de onda en el tiempo de la corriente de entrada, (d) Contenido armónico de corriente de entrada	65

4.21. resultados de simulación: (a) Forma de onda en el tiempo de voltaje en la salida de rectificador, (b) Contenido armónico del voltaje en la salida del rectificador, (c) Forma de onda en el tiempo de la corriente en el inductor, (d) Contenido armónicos de la corriente en el inductor.	66
4.22. Resultados de simulación: (a) Forma de onda en el tiempo del voltaje de salida, (b) Contenido armónicos en el voltaje de salida, (c) Forma de onda en el tiempo de la corriente de salida , (d) Contenido armónicos en la corriente de salida.	66
4.23. Formas de onda del esquema de conmutacion DPWM : a)- ciclo de trabajo, b)- diente de sierra y c)- señal de conmutacion.	68
4.24. Formas de onda del esquema de conmutacion DPWM : a)- ciclo de trabajo, b)- diente de sierra y c)- señal de conmutacion.	69
4.25. Simulacion en Simulink del Caso C: (a). - Etapa de potencia y (b).- Sistema de control.	71
4.26. Respuesta de estado estable del voltaje y la corriente de entrada.	72
4.27. Respuesta de estado estable del voltaje de salida: (a) Forma de onda en el tiempo del voltaje medida y de referencia, (b) error del voltaje	73
4.28. Respuesta de estado estable de las corrientes en los inductores: (a)Comparación de la corriente de referencia y medida en el inductor 1 , (b) Error de la corriente en el inductor1, (c) Comparación de la corriente de referencia y medida en el inductor 2 y (d) error de la corriente en el inductor 2.	73
4.29. Resultados de simulación para: (a) Voltaje de entrada en el tiempo, (b) Contenido armónico del voltaje de entrada, (c) Corriente de entrada en el tiempo, (d) Contenido armónico de la corriente de entrada	74
4.30. Resultados de simulación para: (a) Voltaje de salida en el tiempo, (b) Contenido armónico del voltaje de salida, (c) Corriente de salida en el tiempo y (d) Contenido armónico de la corriente de salida.	75
4.31. Resultados de simulación para: (a) Voltaje de salida rectificador, (b) Contenido armónico del voltaje rectificado, (c) Corriente del Inductor 1 en el tiempo,(d) Contenido armónico de la corriente en inductor1, (e) Corriente del Inductor 2 en el tiempo,(f) Contenido armónico de la corriente del inductor 2, (g) Corriente total en los Inductores en el tiempo,(h) Contenido armónico Corriente total en los Inductores	76
4.32. Formas de onda del esquema de conmutacion DPWM : a)- ciclo de trabajo, b)- diente de sierra y c)- señal de conmutacion.	79

4.33. Formas de onda del esquema de conmutacion DPWM : a)- ciclo de trabajo, b)- diente de sierra y c)- señal de conmutacion.	80
4.34. Formas de onda del proceso de carga de una batería de ion de litio.	81
4.35. Corriente de entrada del CFP entrelazado en estado estable para: a).- $R = 24.24\Omega$, b).- 29.09Ω , c).- 35.55Ω , d).- 45.71Ω , e).- 64.0Ω , f).- 106.66Ω , g).- 320Ω , h).- 800Ω	83
4.36. Voltaje de salida del CFP entrelazado en estado estable para: a).- $R = 24.24\Omega$, b).- 29.09Ω , c).- 35.55Ω , d).- 45.71Ω , e).- 64.0Ω , f).- 106.66Ω , g).- 320Ω , h).- 800Ω	84

Lista de Tablas

3.1. Parámetros de diseño.	30
4.1. Parámetros de simulacion para el caso de estudio A.	46
4.2. Distorsión armónica total en variables seleccionadas para el caso A.1.	52
4.3. Potencia y factor de potencia para el caso A.1.	52
4.4. Simulación de cambios de voltaje de salida de referencia.	55
4.5. Distorsión armónica total en variables seleccionadas para el caso A.2.	56
4.6. Potencia y factor de potencia para el caso A.2.	57
4.7. Contenido armónico del voltaje de entrada.	61
4.8. Distorsión armónica total en variables seleccionadas para el caso B.	67
4.9. Potencia y factor de potencia para el caso B.	67
4.10. Parámetros de diseño del CFP entrelazado.	70
4.11. Distorsión armónica total en variables seleccionadas para el caso C.I.	77
4.12. Potencia y factor de potencia para el caso C.I.	77
4.13. Distorsión armónica en variables seleccionadas al variar el defasamiento en el corrector de factor de potencia entrelazado	78
4.14. Resultados de mediciones del experimento	82
4.15. Niveles de regulación de la carga	85
4.16. Distorsión Armónica total en variables seleccionadas para el caso C.2	85
4.17. Potencia y factor de potencia para el caso C.2	86

.1. Diseño de la inductancia	93
.2. Diseño de la capacitancia	93

Lista de Símbolos

A	Amperios
C	Capacitancia
D	Ciclo de trabajo
f	Frecuencia del sistema
f_{sw}	Frecuencia de conmutación
F	Faradios
FP_{des}	Factor potencia de desplazamiento
FP_{dis}	Factor potencia de distorsión
H	Henrios
I	Intensidad de la corriente eléctrica
I_L	Corriente en la rama de inductancia
$I_{L,ref}$	Corriente de referencia en la rama de inductancia
I_o	Corriente en la salida del convertidor
I_s	Corriente en la entrada
L	Inductancia
P	Potencia activa
P_o	Potencia en la salida del convertidor
P_s	Potencia activa en la entrada
Q	Potencia reactiva
Q_s	Potencia reactiva en la entrada
R	Resistencia
S	Potencia aparente
t	Tiempo
T	Periodo
V	Voltaje
V	Voltios
VA	Voltio Amperios
VAR	Voltio Amperio Reactiva
V_d	Voltaje en la salida del rectificador
V_o	Voltaje en la salida del convertidor
V_{oref}	Voltaje de referencia a la salida
V_s	Voltaje en la entrada
W	Watt
ΔI	El rizado de la corriente
θ	Angúlo de desfasamiento
ω	Velocidad angular
Ω	Ohmios.
$\cos(\theta)$	Factor de potencia

Lista de Abreviaturas

CA Corriente alterna.

CC Corriente continua.

CCM modo de conducción continua.

CFP Corrector de Factor de Potencia.

EV Vehículo Eléctrico.

FP Factor de Potencia.

PHEV vehículos eléctricos híbridos recargables.

Capítulo 1

Introducción

1.1. Descripción del problema

El equipo eléctrico conectado a las redes eléctricas de distribución comúnmente incorpora alguna etapa de acondicionamiento. Dicha etapa de acondicionamiento se basa comúnmente en una estrategia de rectificación, la cual produce corrientes de línea no sinusoidales. Por ejemplo, los rectificadores con diodos a la frecuencia de línea convierten el voltaje de entrada de CA en un voltaje de salida de CC. Los rectificadores con diodos monofásicos se utilizan en equipos de potencia relativamente baja tales como equipo electrónico y aplicaciones domésticas. Los rectificadores de diodos trifásicos se utilizan en aplicaciones de alta potencia tales como manejadores de velocidad variable y equipo industrial. En ambas configuraciones, se incorpora un filtro capacitivo a la salida para reducir el rizado del voltaje rectificado. Sin embargo, la corriente de entrada es no sinusoidal. Por su parte los rectificadores de frecuencia de línea controlados por fase se utilizan para controlar la transferencia de energía entre la entrada en CA y la salida regulada en CC. Este tipo de rectificadores se aplican en manejadores de motores con capacidad generativas o en el control de la intensidad luminosa en lámparas incandescentes o la temperatura en los calentadores basados en resistencias. En estos casos, la corriente también es no sinusoidal. Si bien el efecto de una carga no lineal individual en la red eléctrica de distribución es despreciable, el efecto acumulado de un

gran número de cargas no lineales es importante. Los armónicos de corriente tienen efectos indeseables tanto en la red de distribución como en los consumidores [Redl et al., 1997], [IEEE Std 519, 2014].

En años recientes, el vehículo eléctrico se ha identificado como un medio para alcanzar los ambiciosos objetivos de emisiones cero que permitan reducir la emisión de gases de efecto invernadero y el calentamiento global. En particular, el vehículo eléctrico propulsado por baterías ha recibido más interés debido a la madurez alcanzada en la producción de las baterías. Las baterías de ion de litio, las cuales poseen las densidades energéticas más altas, han sido ampliamente utilizadas en los vehículos eléctricos comerciales. Un paquete de baterías de ion de litio de 45 kWh en un vehículo eléctrico moderno puede proveer un rango de autonomía alrededor de 330 km. Por su parte, un vehículo eléctrico equivalente con un motor de combustión interna posee una autonomía de aproximadamente 700 km. Esto significa que el vehículo eléctrico se debe recargar más frecuentemente que el número de recargas de combustibles del vehículo con motor de combustión interna. Por lo tanto, es importante el desarrollo de la infraestructura de recarga para la introducción exitosa del vehículo eléctrico.

En el proceso de recarga de un vehículo eléctrico mediante el uso de la red eléctrica de distribución interviene un cargador que se encuentra a bordo del vehículo eléctrico. Este cargador se encarga de realizar el proceso de rectificación CA/CC y la regulación de la corriente de recarga. El diseño de este cargador debe considerar la calidad del factor de potencia, estabilidad de la energía entregada y seguridad del proceso de recarga. Para alcanzar estos objetivos, se han propuesto diversas topologías para los cargadores a bordo del vehículo eléctrico. La Figura 1.1 describe una de las topologías más comúnmente utilizadas que toma en cuenta la eficiencia y la corrección del factor de potencia. Se puede apreciar que el corrector de factor de potencia funciona como una primera etapa de potencia seguida de una segunda etapa formada por un convertidor CC-CC. En este sistema, el corrector de factor de potencia regula la corriente de entrada de CA para que sea proporcional y en fase con la forma de onda del voltaje de entrada. Además, el voltaje de salida se controla para seguir a un voltaje de referencia. Existen diferentes topologías para diseño del corrector

de factor de potencia con el objetivo de alcanzar los objetivos de calidad y efectividad del funcionamiento de esta etapa de conversión.

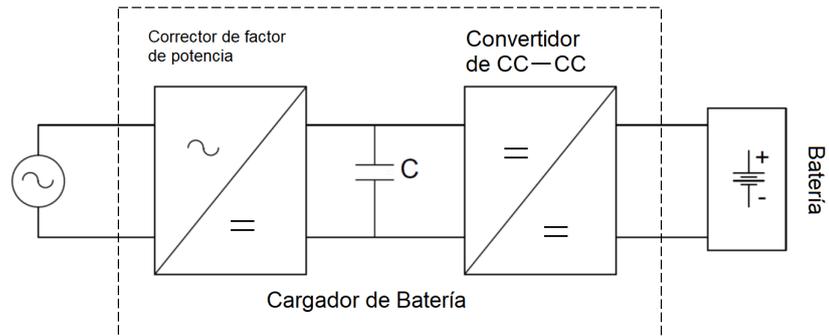


Figura 1.1: Arquitectura de potencia típica de un cargador de baterías.

1.2. Revisión del estado del arte

La corrección del factor de potencia es necesaria para diversas fuentes conmutadas de CA a CC con el propósito de cumplir con los requerimientos de estándares internacionales, tales como el IEC-1000-3-2 e IEEE-519. El corrector de factor de potencia puede reducir los armónicos en la corriente de línea, incrementar la eficiencia y capacidad de los sistemas de potencia, así como también reducir los montos de consumo por parte de los usuarios del servicio eléctrico. Con el propósito de lograr el factor de potencia unitario, se han propuesto diversos métodos tales como el control de la corriente promedio [Lamar et al., 2008], control de pico de corriente [Redl y Erisman, 1994], control de histéresis [Spangler y Behera, 1993] y control de portadora no-lineal [Zane y Maksimovic, 1998]. Estas estrategias de control se han implementado mediante circuitos analógicos.

El desarrollo de técnicas digitales ha favorecido la implementación de algoritmos de control para circuitos de electrónica de potencia usando microprocesadores o procesadores digitales de señales. Una de las principales razones que han favorecido el desarrollo de controles digitales es la posibilidad de implementar algoritmos más complejos. Además, el

control digital presenta ventajas adicionales sobre el control analógico tales como facilidad de programación, adaptabilidad, menor número de componentes y menor susceptibilidad ante variaciones ambientales. Diversas implementaciones de correctores de factor de potencia basadas en control digital han sido propuestas en la literatura [Buso et al., 1998], [Zhou et al., 2001]. La mayoría de las implementaciones digitales se basan en un esquema de control de corriente promediada.

Los cargadores de baterías demandan energía de la red eléctrica y la entregan al paquete de baterías del vehículo eléctrico. La rectificación de CA a CC se realiza al interior del cargador de baterías. La corrección del factor de potencia se debe considerar en el sistema de recarga no solo para cumplir con los estándares internacionales sino también para reducir el impacto en la red eléctrica. La corrección del factor de potencia se puede lograr usando filtrado pasivo o control activo. El corrector de factor de potencia activo controla el flujo de potencia de entrada haciendo la forma de onda de la corriente similar a la forma y fase de la forma de onda del voltaje aplicado. El objetivo es hacer que la batería asemeje una carga puramente resistiva y producir un factor de potencia cercano a uno. La corrección de factor de potencia activo se puede implementar en una o dos etapas, dependiendo de los requerimientos de cada aplicación, la mayoría de las topologías consisten en puentes rectificadores y un convertidor CC-CC. Sin embargo, las pérdidas en el convertidor puente en la entrada pueden justificar la utilización de la topología sin puente [Musavi et al., 2012], [Kong et al., 2008].

La arquitectura típica de un cargador de Vehículo Eléctrico (EV) consta de un rectificador CA-CC, un convertidor elevador, reductor o elevador-reductor, seguido de un convertidor aislado el cual se encarga de regular el voltaje y la corriente de salida. Si bien el convertidor CC-CC elevador o reductor es altamente eficiente, la operación conjunta de las dos etapas de conversión degradan la eficiencia global del cargador EV de dos etapas [Kushwaha y Singh, 2019]. Por ejemplo en [Paipa et al., 2020] se propone un cargador que tiene un rectificador, un Corrector de Factor de Potencia (CFP) y un convertidor CC-CC para el control de flujo de potencia, con la finalidad de producir corriente de recarga constante de las baterías. Por otra parte, los cargadores de vehículos eléctricos pueden

incorporar un puente rectificado, con o sin transformadores de aislamiento, monofásico o trifásico.

En este sentido, en [Serra y De Angelo, 2015] se presenta una estrategia de control no lineal para un cargador de vehículo eléctrico. La topología del cargador incluye un convertidor trifásico para acoplarse a la red eléctrica y un convertidor CC-CC de puente completo en combinación con un rectificador no controlado para implementar el perfil de carga de las baterías. La estrategia de control propuesta asegura la estabilidad del lazo de control y permite desacoplar la red eléctrica de distribución y las baterías. El diseño del sistema de control se basa en modelado en espacio de estados y simulaciones en Matlab. Los resultados indican un factor de potencia cercano a la unidad y baja distorsión armónica.

En [Mallik et al., 2018], se presenta un método de control de modo deslizante para fijar el factor de potencia a un valor unitario. De esta manera, se asegura una buena calidad de energía, regulación del voltaje de salida y estabilización rápida ante cambios de carga en el convertidor CFP. Además, se realizan análisis de pequeña señal del convertidor de lazo cerrado para mantener suficientes márgenes de ganancia y fase, asegurando la robustez del convertidor. En [Musavi et al., 2011], se presenta una nueva topología de corrección del factor de potencia entrelazada sin rectificador CA-CC para la recarga de baterías de vehículos eléctricos híbridos recargables (PHEV) de nivel II. La topología se propone para lograr una alta eficiencia, que permite la minimización del tamaño del cargador, el tiempo de carga del PHEV y la cantidad y el costo de la electricidad extraída de la red. Además, se presenta un modelo analítico detallado para esta topología, que permite el cálculo de las pérdidas de potencia y la eficiencia del convertidor.

En [Prasanna et al., 2017] se presenta un convertidor CA-CC monofásico bidireccional de una etapa para la recarga de vehículos eléctricos. Se utiliza un convertidor de medio puente alimentado por corriente que está conectado al convertidor de puente completo en el lado secundario de un transformador de alta frecuencia. La corriente en la entrada del lado de CA se puede regular para realizar la corrección del factor de potencia. En [Rathore et al., 2020] se analiza el convertidor modular trifásico CA-CC que utiliza

módulos rectificadores Cúk aislados monofásicos para la recarga de vehículos eléctricos. Los convertidores se diseñan para operar en el modo de conducción continua (CCM). En [Soeiro et al., 2012] se presenta un nuevo rectificador trifásico de tipo reductor denominado SWISS el cual ofrece un factor de potencia unitario elevado para recarga de baterías de vehículos eléctricos de alta potencia. El rectificador propuesto se compara con un convertidor de potencia CA-CC convencional de tipo reductor de 6 interruptores.

En [Vahedi et al., 2015] se presenta un corrector de factor de potencia monofásico sin puente (PFC) que impulsa el rectificador Vienna como un cargador de batería de vehículo eléctrico a bordo. Esta topología produce una forma de onda de voltaje de 3 niveles en la entrada, lo que elimina significativamente el contenido armónico al usar filtros pequeños. En el rectificador Vienna se diseña un controlador PI en cascada para regular el voltaje del bus de CC a 400V, así como para extraer una corriente de la red con bajo contenido armónico y garantizar el funcionamiento del factor de potencia unitaria del convertidor. Se realizan simulaciones para validar el buen funcionamiento dinámico del controlador y rectificador de interruptor único adoptados para generar voltaje de CC regulado y de baja ondulación en la red de CA para alimentar baterías de vehículos eléctricos.

En este trabajo de tesis se diseña y simula un corrector de factor de potencia para cargadores nivel II de vehículos eléctricos. En particular, se estudia el efecto de operar varios bloques elevadores en paralelo usando una topología entrelazada con el propósito de incrementar la densidad de potencia y la reducción de la distorsión que se inyecta a la red eléctrica. En el controlador de factor de potencia con dos bloques elevadores operan con un ángulo de defasamiento de 180 grados. Los componentes pasivos como el rectificador de diodos y el convertidor elevador CC-CC se modelan en Simscape. Por su parte, el sistema de control externo de voltaje se implementa en Simulink. Los controladores PI se sintonizan usando las salidas del modelo de la planta linealizada. La linealización de la planta se realiza inyectando perturbaciones a la planta para estimar la respuesta a la frecuencia de los lazos de control internos y externos. Las ganancias de los controladores PI se calculan mediante la respuesta en la frecuencia. El diseño del controlador se verifica usando simulaciones en MATLAB/SIMULINK mediante el uso de un modelo de la planta

en el tiempo continuo y un controlador en tiempo discreto. Además, se toma en cuenta los efectos del muestreo y los retrasos asociados a los cálculos. El desempeño del controlador se verifica mediante las respuestas de estado estable y transitorias para un amplio rango de condiciones de entrada y de carga.

1.3. Objetivo

Los objetivo general de este proyecto de tesis es diseñar y simular un corrector de factor de potencia activo entrelazado usando un sistema de control digital de doble lazo para aplicaciones de recarga de vehículos eléctricos.

1.3.1. Objetivos particulares

Los objetivos particulares de esta tesis son:

- Implementar un control digital con doble lazo de control anidado para regular la corriente en el inductor y el voltaje de salida del convertidor elevador.
- Sintonizar los controladores PI usando el método de la respuesta a la frecuencia de la planta.
- Implementar un corrector de factor de potencia activo controlado digitalmente con una potencia de salida de 3.3 kW.
- Implementar un cargador de nivel 2 de un vehículo eléctrico de una potencia de salida de 6.6 kW entrelazado.
- Simular el proceso de recarga de un vehículo eléctrico Nissan Leaf usando un cargador nivel II.

1.4. Justificación

Los vehículos eléctricos representan un nuevo elemento susceptible de introducirse de manera masiva en las redes eléctricas de distribución modernas. El agotamiento de las reservas de combustibles fósiles y la necesidad de reducir las emisiones contaminantes que ocasiona el efecto invernadero en la atmósfera han favorecido el creciente interés en la utilización del vehículo eléctrico para resolver estos dos problemas. El vehículo eléctrico posee la capacidad de reducir las emisiones así como también reducir el agotamiento de las reservas energéticas. Sin embargo, la introducción de los vehículos eléctricos en las redes eléctricas tendrá un efecto adverso debido al incremento en la carga en el sistema eléctrico que representa el proceso de recarga de las baterías de dichos vehículos eléctricos. La proliferación del parque vehicular eléctrico puede tener impactos negativos en el perfil del voltaje, en las pérdidas del sistema y la calidad de la energía.

La integración del parque vehicular eléctrico impone retos particulares a la operación de las redes eléctricas, ya que los vehículos eléctricos requieren conectarse a la red eléctrica para recargar las baterías. Además, el tiempo de recarga de las baterías puede extenderse durante periodos prolongados. La duración del proceso de recarga varía dependiendo de la marca del vehículo, además es un proceso no coordinado y aleatorio, lo cual impacta negativamente a la red eléctrica. Por lo tanto, el incremento de la penetración de los vehículos eléctricos puede ocasionar problemas como fluctuaciones de voltaje severas, despacho de generación no-optimizado, el incremento de la distorsión armónica total y degradación de la eficiencia del sistema. La introducción del concepto de red eléctrica inteligente representa un esfuerzo mayúsculo para modernizar las redes eléctricas modernas que permita enfrentar los retos que representan el incremento de la demanda de energía. En este sentido, el desarrollo de nuevos sistemas de recarga con características de control de flujo bidireccional, servicios a la red eléctrica e inteligencia permitirá facilitar la integración del parque vehicular eléctrico como elemento clave en el desarrollo de la red eléctrica inteligente. Por lo tanto, las observaciones anteriores han motivado la realización de este trabajo de tesis para diseñar y evaluar el desempeño de sistemas de recarga de vehículos eléctricos

con un énfasis especial en el impacto a la calidad de la energía.

1.5. Metodología

El desarrollo de este trabajo de investigación involucrará primeramente la revisión del estado del arte en el tópico del diseño de sistemas de recarga de vehículos eléctricos. Se revisarán y analizarán diversas bases de datos de organizaciones como IEEE, Elsevier, IET y Springer con el propósito de conocer y estudiar las principales contribuciones realizadas a la fecha. Enseguida se estudiarán las topologías de cargadores de vehículos eléctricos, con especial énfasis en los cargadores de nivel II. En particular, se estudiará y diseñarán estructuras de cargadores de vehículos eléctricos con dos etapas de conversión, en donde la primera etapa de conversión está constituida por un controlador de factor de potencia. Se desarrollarán topologías monofásicas y bifásicas con rangos de potencia menores a 7 kW y voltajes en las baterías en el orden de 400 V.

El sistema de control del controlador de factor de potencia se diseñará con una estructura digital de doble lazo anidado. Mientras que un lazo interior se encargará de regular la corriente en un convertidor elevador de CC, el lazo de control externo se encarga de regular el voltaje del bus de CC. Además, se utilizará un enfoque de diseño en donde la planta se resuelve en el tiempo continuo y el sistema de control se desarrollará en el tiempo discreto. La sintonización de los controladores PI se realizará utilizando la respuesta a la frecuencia del convertidor elevador de CC.

La calidad de la energía del controlador del factor de potencia se estudiará analizando el contenido armónico de las formas de onda de voltajes y corrientes, así como también se evaluará la eficiencia de la etapa de conversión. Se utilizará el análisis de Fourier y la cuantificación de la distorsión armónica total para determinar el espectro armónico. Los beneficios de la utilización de topologías de monofásicas y bifásicas se evaluará cuantificando el nivel de distorsión armónica en los voltajes y corrientes de entrada y de salida.

El desempeño del sistema de control digital se evaluará bajo condiciones de opera-

ción de estado estable y transitorio. Con el propósito de evaluar la operación del controlador de factor de potencia en la recarga de vehículos eléctricos, se simulará el proceso de recarga de una batería de 24 kWh correspondiente a un vehículo eléctrico Nissan Leaf. El diseño y simulación de la etapa de electrónica de potencia y el sistema de control se realizará en el ambiente de simulación de Matlab/Simulink.

1.6. Aportaciones

Las aportaciones de este trabajo de tesis son:

- Diseño del controlador de factor de potencia usando el método de la respuesta a la frecuencia barrido en CA.
- Casos de estudio para analizar un cargador de vehículo eléctrico nivel II con corrector de factor de potencia con topología entrelazada.
- El desarrollo de simulaciones en el tiempo de correctores de factor de potencia entrelazado para estudiar la presencia de frecuencias de alto orden del tipo supra-armónicas.

1.7. Descripción de capítulos

Esta tesis se compone de los siguientes capítulos:

En el Capítulo 2 se describen los diferentes métodos utilizados para la corrección del factor de potencia en sistemas eléctricos.

En el Capítulo 3 se describe el diseño de un corrector de factor de potencia para el cargador monofásico de 3.3 kW de un vehículo eléctrico y un cargador bifásico de 6.6 kW. Además, se reporta el diseño del sistema de control digital y la sintonización de los controladores PI.

En el Capítulo 4 se reportan los resultados de simulación para operación en estado estable de corrector del factor de potencia de 3.3 kW, y también los resultados para el corrector de factor de potencia de 6.6 kW. Además, se reportan los resultados para el proceso de recarga de la batería de 24 kW correspondiente al vehículo Nissan Leaf.

Por su parte, en el Capítulo 5 se reportan las conclusiones generales de la investigación. Además, se enlistan las propuestas de trabajos futuros para dar continuidad a este proyecto.

Capítulo 2

Revisión de métodos para corregir el factor de potencia

2.1. Conceptos básicos

En circuitos con formas de onda sinusoidales, el factor de potencia se define como la relación de la potencia activa respecto a la potencia aparente (Ver Figura 2.1). Por lo tanto, el factor de potencia se define como,

$$FP = \frac{P}{S} \quad (2.1)$$

en donde,

P es la potencia activa.

S es la potencia aparente.

La potencia activa y aparente en un circuito con formas de onda sinusoidales se definen de la siguiente manera,

$$P = VI \cos \theta \quad (2.2)$$

$$S = VI \quad (2.3)$$

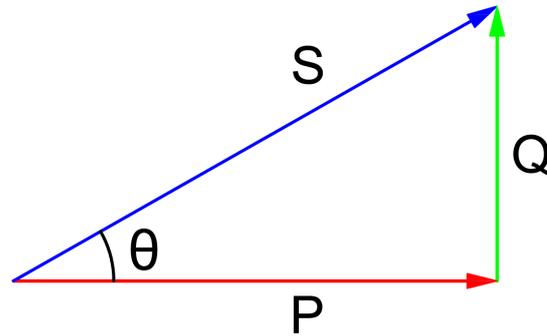


Figura 2.1: Triángulo de potencias

Por lo tanto, el factor de potencia se define como,

$$FP = \cos \theta \quad (2.4)$$

en donde θ es el ángulo entre voltaje y corriente (Ver Figura 2.2). Se puede apreciar que la corriente se descompone en una componente en fase y en cuadratura respecta del voltaje.

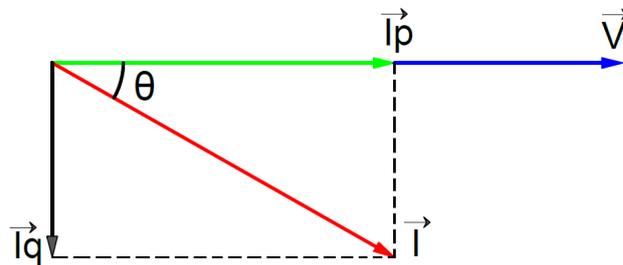


Figura 2.2: Diagrama fasorial del voltaje y la corriente

La definición del factor de potencia presentada en (2.4) es válida únicamente para circuitos eléctricos en donde tanto el voltaje como la corriente son sinusoidales. Este escenario ocurre cuando las cargas se componen de elementos pasivos con comportamiento lineal tales como resistencias, capacitores e inductores. Sin embargo, los circuitos conmutados de electrónica de potencia operan de forma tal que la red eléctrica percibe una impedancia no lineal. Como consecuencia de esto, la corriente que demanda el circuito conmutado y probablemente el voltaje de alimentación se encuentran distorsionados. Por lo tanto,

se define el factor de potencia de desplazamiento y de distorsión de la siguiente manera [Grady y Gilleskie, 1993],

$$FP_{des} = \cos(\theta_1) \quad (2.5)$$

$$FP_{dis} = \frac{1}{\sqrt{1 + THD_v^2}} \frac{1}{\sqrt{1 + THD_i^2}} \quad (2.6)$$

en donde θ_1 es el ángulo de fase entre el voltaje y la corriente. Además, THD_v y THD_i representan la distorsión armónica del voltaje y la corriente del circuito respectivamente.

Por su parte, el porcentaje de distorsión armónica para el voltaje y la corriente se define de la siguiente manera,

$$\%THD_v = 100 \times \sqrt{\sum_{h \neq 1}^{\infty} \left(\frac{V_h}{V_1}\right)^2} \quad (2.7)$$

$$\%THD_i = 100 \times \sqrt{\sum_{h \neq 1}^{\infty} \left(\frac{I_h}{I_1}\right)^2} \quad (2.8)$$

Por lo tanto, el cálculo del factor de potencia en circuitos en donde el voltaje y la corriente son no-sinusoidales se realiza de la siguiente manera,

$$FP_{TOTAL} = FP_{des} \times FP_{dis} \quad (2.9)$$

Como consecuencia de lo anterior, la representación tradicional del triángulo de potencias usado en circuitos con formas de onda sinusoidales, se transforma ahora en el concepto de un cubo de potencias. La Figura 2.3 describe la representación del cubo de potencias para circuitos con formas de onda de voltaje y corriente no-sinusoidales. Se puede apreciar que se define una nueva componente de potencia que se conoce como potencia de distorsión.

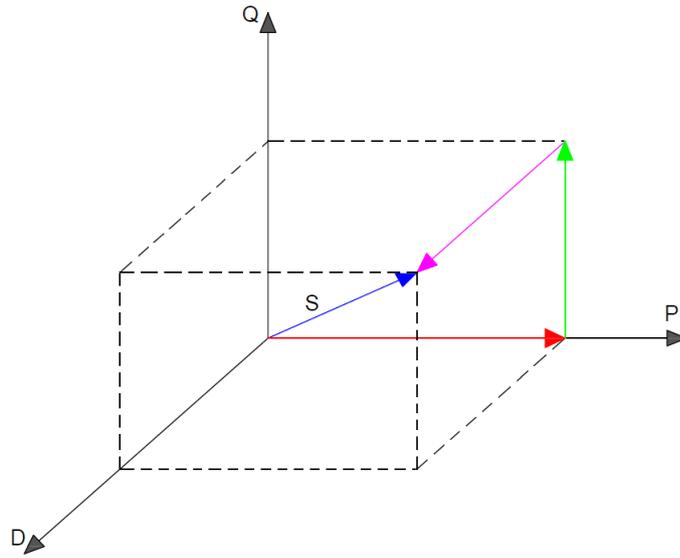


Figura 2.3: Representación del cubo de potencias

La potencia aparente se expresa ahora de esta forma ,

$$S^2 = P^2 + Q^2 + D^2 \quad (2.10)$$

en donde,

P es la potencia activa

Q es la potencia reactiva

D es la potencia de distorsión

2.2. Circuitos correctores del factor de potencia

Las técnicas modernas de corrección del factor de potencia se pueden clasificar en tres grandes grupos: pasivas parcialmente conmutadas y activas. Los circuitos de corrección de factor de potencia pasivos hacen uso de inductancias, capacitores y circuitos resonantes para mejorar el factor de potencia. Estos circuitos son recomendables en aplicaciones de baja capacidad. Los correctores de factor de potencia con técnicas de conmutación parcial se

utilizan en combinación con rectificadores dobladores de voltaje en aplicaciones de inversores de aire acondicionado y otras aplicaciones.

Por su parte, los correctores de factor de potencia activos se utilizan en fuentes de poder conmutadas de alta eficiencia y compactas. Un elemento básico en estas topologías activas es el uso de un convertidor elevador de CC-CC. Dependiendo de la potencia requerida, se pueden implementar diversas topologías basadas en dispositivos de conmutación en paralelo, esquemas entrelazados y sin puente rectificador [Toshiba, 2019].

2.2.1. Correctores de factor de potencia activos

Los correctores de factor de potencia se clasifican en dos grandes topologías en función de la forma de onda de la corriente de entrada: sinusoidal y no sinusoidal [Garcia et al., 2003]. La Figura 2.4 describe los topologías de correctores de factor de potencia en donde las corrientes de entrada son sinusoidales, y la Figura 2.5 describe los topologías de correctores de factor de potencia con corrientes de entrada no sinusoidales. La topología descrita en la Figura 2.4 (a) describe el esquema tradicional consistente en dos etapas de conversión en cascada. La primera etapa de conversión está constituido con el corrector de factor de potencia, mientras que la segunda etapa está formada por un convertidor CC-CC. La Figura 2.4 (b) describe un convertidor bidireccional en paralelo con las terminales de salida del corrector de factor de potencia [Gegner et al., 1994]. La Figura 2.4 (c) describe una topología de procesamiento paralelo de la energía [Jiang y Lee, 1994], mientras que la topología de la Figura 2.4 (d) divide la forma de onda de la potencia en dos partes idénticas [Garcia et al., 1997].

Por su parte, las configuraciones mostradas en las Figuras 2.4 (e)-(f) utilizan como segunda etapa de conversión un convertidor CC-CC en serie [Hernando et al., 1999] y un post-regulador de alta eficiencia [Sebastian et al., 1996], respectivamente. Por el contrario, en las configuraciones reportadas en las Figuras 2.4 (g)-(h) se propone un filtro activo y un convertidor puente CC-CC bidireccional [Garcia et al., 2000] en la primera etapa de conversión, respectivamente.

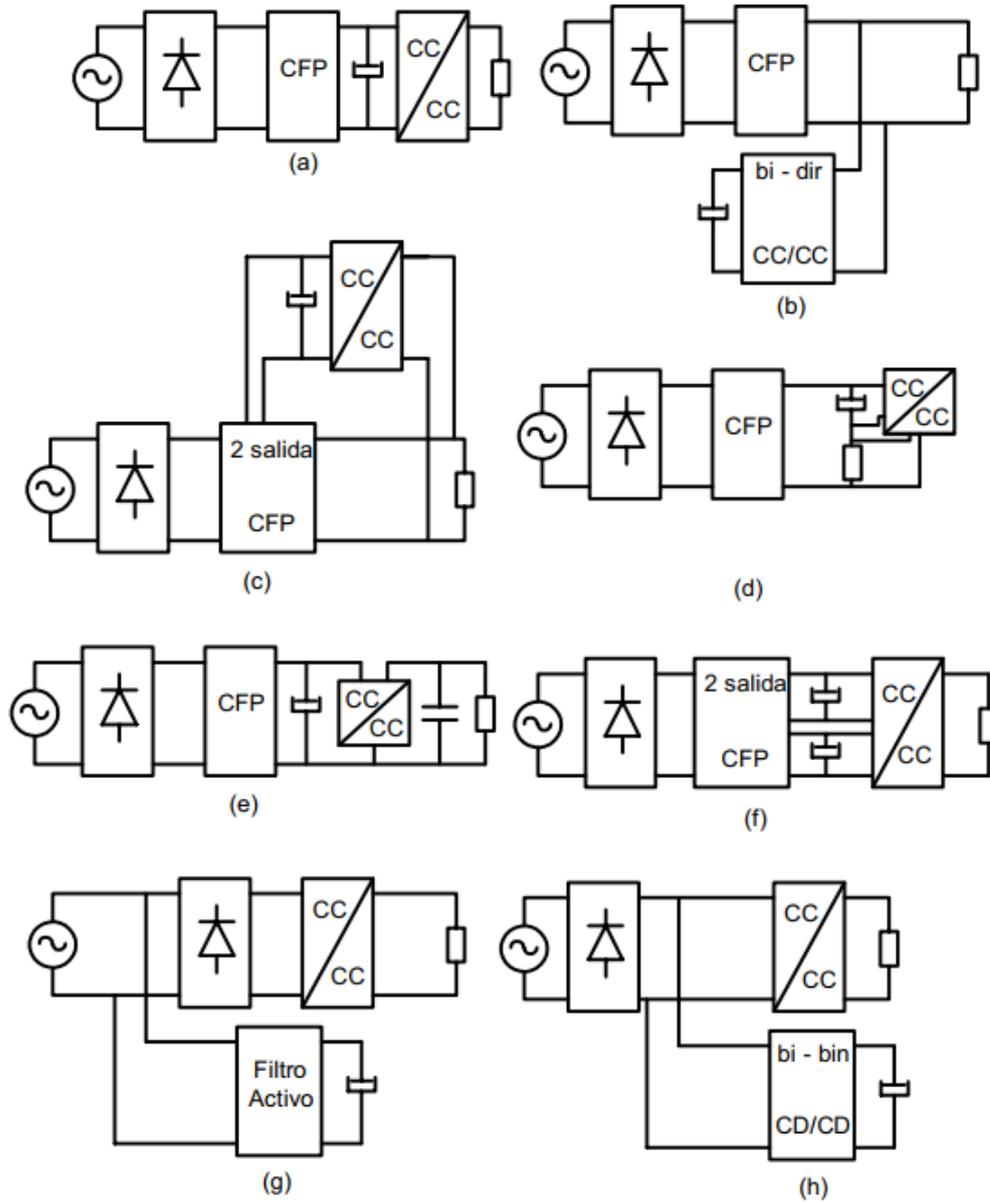


Figura 2.4: Topologías de correctores de factor de potencia activos con corriente de entrada sinusoidal: a)- Dos etapas en cascada, b)- Convertidor bidireccional en paralelo, c)- Doble trayectoria de potencia en paralelo, d)- Reubicación de bloques de potencia, e)- Convertidor CC-CC en serie, f)- Post-regulador de alta eficiencia, g)- Filtro activo en la entrada y h)- Filtro activo en la salida.

Por otra parte, las topologías mostradas en las Figuras 2.5 (a)-(d) proponen la simplificación de las dos etapas de conversión. La topología descrita en las Figuras 2.5 (a) aplica filtros pasivos [Jovanovic y Crow, 1997]. Por su parte, las Figuras 2.5 (b)-(d) proponen el uso de un convertidor de puente completo CC-CC con una segunda entrada [Kheraluwala et al., 1991], mediante el uso de un diodo [J.J.Spangler, 1985] y mediante un capacitor en combinación con un diodo [Garcia et al., 1999], respectivamente.

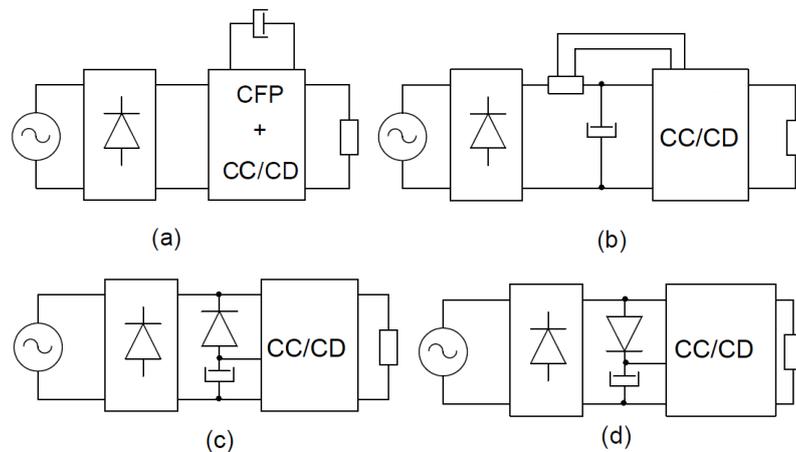


Figura 2.5: Topologías de correctores de factor de potencia activos con corriente de entrada no- sinusoidal: a)- Filtros pasivos, b)- Puente completo con segunda entrada, c)- Puente completo con diodo y d)- puente completo con capacitor y diodo.

2.3. Modos de operación

El convertidor elevador puede operar en los modos de operación continuo, crítico o discontinuo. La Figura 2.6 describe las formas de onda de las corrientes de entrada y del inductor para los tres modos de operación. El modo de conducción continuo es la mejor alternativa para aplicaciones de alta potencia ya que presenta la menor distorsión y el menor valor pico de la corriente en el inductor. El corrector de factor de potencia que se propone en este trabajo para aplicaciones en cargadores nivel II de vehículos eléctricos se diseña con un controlador digital operando en el modo de conducción continuo.

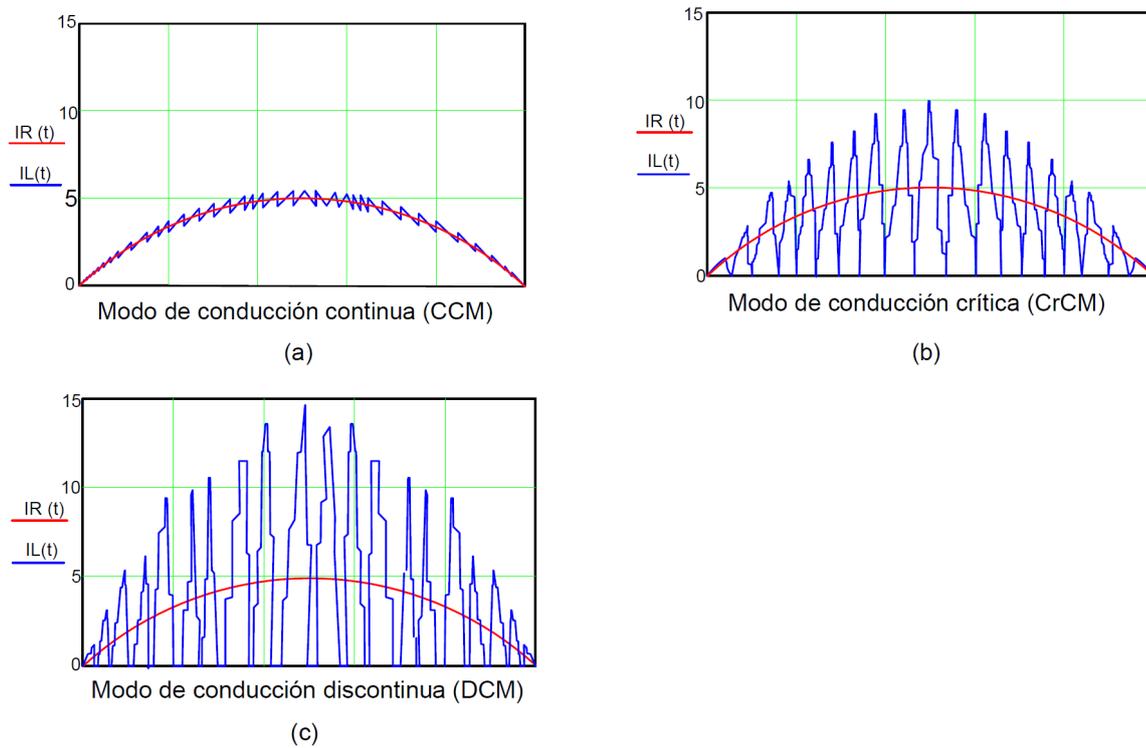


Figura 2.6: Formas de onda de las corrientes de entrada y en el inductor del corrector de factor de potencia: a).- modo de conducción continuo, b).- modo de conducción crítico y c).- modo de conducción discontinuo.

2.4. Convertidores de conmutación de segundo orden aplicados a correctores de factor de potencia.

Los convertidores de conmutación de segundo orden se describen en la Figura 2.7. En la Figura 2.7(a) se describe la unidad básica de conmutación conocida como polo de conmutación. Se puede apreciar que el interruptor S se controla mediante una entrada de control externa. El estado de operación del diodo se controla indirectamente mediante el estado del interruptor y las condiciones del circuito. Además, el polo de conmutación contiene un inductor como elemento de almacenamiento de energía. Por lo tanto, la estructura básica del convertidor reductor, elevador y elevador-reductor se basa en el polo de conmutación,

como se puede apreciar en la Figura 2.7(b)-(d), respectivamente. Se puede observar que los convertidores reductor, elevador y elevador-reductor incorporan un capacitor en las terminales de salida. Por lo tanto, estos convertidores se les considera circuitos de segundo-orden. El convertidor reductor mostrado en la Figura 2.7(b) posee una relación de conversión reductora. Por lo tanto, el voltaje de salida V_2 es menor que el voltaje de entrada V_1 . Sin embargo, el convertidor puede operar únicamente cuando el voltaje instantáneo de entrada es mayor que el voltaje de salida. Por lo tanto, la corriente de línea de un corrector de factor de potencia basado en el convertidor reductor presenta distorsión de cruce. Además, la corriente entrada del convertidor es discontinua. El convertidor elevador posee una relación de conversión elevadora y, por lo tanto, el voltaje de salida V_2 es mayor que el voltaje de entrada V_1 (ver Figura 2.7(c)). Este convertidor no presenta distorsión de cruce y la corriente de entrada es continua en virtud de que el inductor se coloca en la entrada. El convertidor elevador-reductor puede operar tanto como convertidor reductor como convertidor elevador (ver Figura 2.7(d)). Este convertidor no produce distorsión de cruce y por lo tanto es posible producir una corriente de línea sinusoidal. Sin embargo, el voltaje de salida se invierte, lo cual ocasiona que el interruptor deba soportar un voltaje mayor. Además, la corriente de entrada es discontinua y, como consecuencia, presenta un contenido armónico mayor.

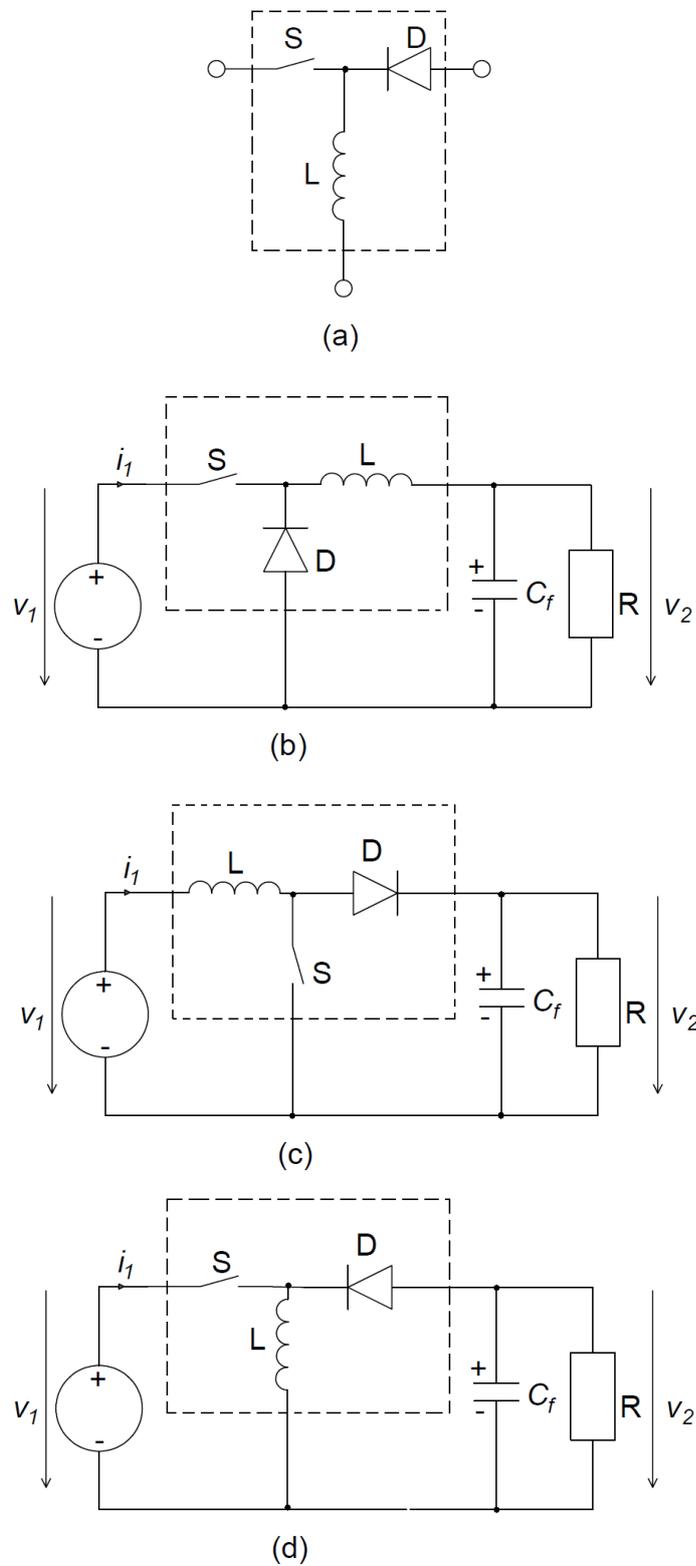


Figura 2.7: Convertidores de conmutación de segundo-orden: a).- unidad de conmutación básica de primer-orden, b).- convertidor reductor, c).- convertidor elevador y d).- convertidor elevador-reductor.

2.5. Topología entrelazada

En este proyecto de tesis se estudian topologías de correctores de factor de potencia para aplicaciones en cargadores de vehículos eléctricos. En particular, se estudia el efecto de operar varios bloques elevadores en paralelo usando una topología entrelazada con el propósito de incrementar la densidad de potencia y la reducción de la distorsión que se inyecta a la red eléctrica. La Figura 2.8 describe un controlador de factor de potencia con n bloques elevadores entrelazados. En este trabajo de tesis se diseñaron y simularon controladores de factor de potencia con dos bloques elevadores en paralelo. En el controlador de factor de potencia con dos bloques elevadores entrelazados los dos interruptores conmutación de forma alternativa de forma tal que los dos convertidores elevadores operan con un ángulo de defasamiento de 180 grados.

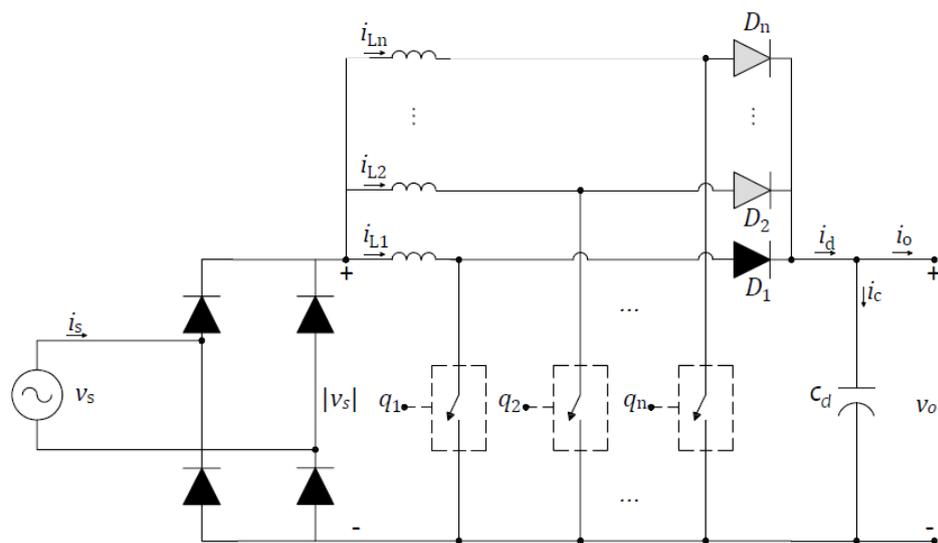


Figura 2.8: Topología del controlador de factor de potencia con n celdas elevadores entrelazadas

2.6. Sumario

El factor de potencia es un parámetro muy importante en los sistemas eléctricos de potencia tal como cargadores de vehículos eléctricos ya que se vincula con la economía y confiabilidad. Un factor de potencia alejado de la unidad se penaliza y tiene por consecuencia pérdidas de energía, facturación costosa, disparo en falso de circuito de tiristores, aumento de calentamiento de equipos. La necesidad de corregir el factor de potencia es indispensable cuando está muy alejada de la unidad por lo cual se utilizan varios métodos para corregirlo.

En este capítulo se presentaron métodos pasivos, en donde se usan filtros pasivos que cuentan con una combinación de elementos LC . Además, se presentaron diversas topologías de correctores de factor de potencia activos. un elemento clave de CC-CC del tipo reductor, elevador o elevador- reductor.

Capítulo 3

Diseño del corrector de factor de potencia para un cargador de vehículo eléctrico

En este Capítulo se describirá la estructura del corrector de factor de potencia desarrollado en este trabajo. Además, se describirá el diseño del sistema de control basado en el método de respuesta a la frecuencia.

3.1. Topología

Los vehículos eléctricos necesitan energía eléctrica que se almacena en una batería. Esta energía se toma de la red eléctrica por medio de un cargador basado en un convertidor de electrónica de potencia, el cual produce armónicos y degradan el Factor de Potencia (FP). Por lo tanto, es indispensable incorporar un corrector de factor de potencia para corregir el FP. En esta tesis el cargador del vehículo eléctrico está compuesto de un Corrector de Factor de Potencia (CFP) basado en un circuito convertidor elevador para obtener una potencia amplia en la salida.

El corrector de factor de potencia implementado en este trabajo se describe en la Figura 3.1. Se puede apreciar que se utiliza un convertidor elevador de CC-CC para dar forma a la corriente de entrada demandada por el puente rectificador. Dicha corriente será sinusoidal y en fase con el voltaje de entrada. Además, se puede apreciar que no se incorpora aislamiento por medio de un transformador debido a que normalmente el aislamiento se incorpora en una etapa de conversión superior. El capacitor C_d permite reducir la distorsión del voltaje de salida y cumplir con los requerimientos de almacenamiento de energía del sistema de electrónica de potencia. Finalmente, la inductancia del sistema L_s se desprecia con el propósito de simplificar el análisis.

El principio de operación del corrector de factor de potencia se describe en las Figuras 3.1 (b) y (c). La corriente de entrada i_s debe ser sinusoidal y en fase con el voltaje v_s , como se muestra en la Figura 3.1 (b). Por lo tanto, la corriente y voltaje de salida del puente rectificador presentan la misma forma de onda (ver Figura 3.1 (c)). El convertidor elevador CC-CC se opera en el modo de regulación de corriente debido a que se le dará forma a la corriente de entrada de dicho convertidor.

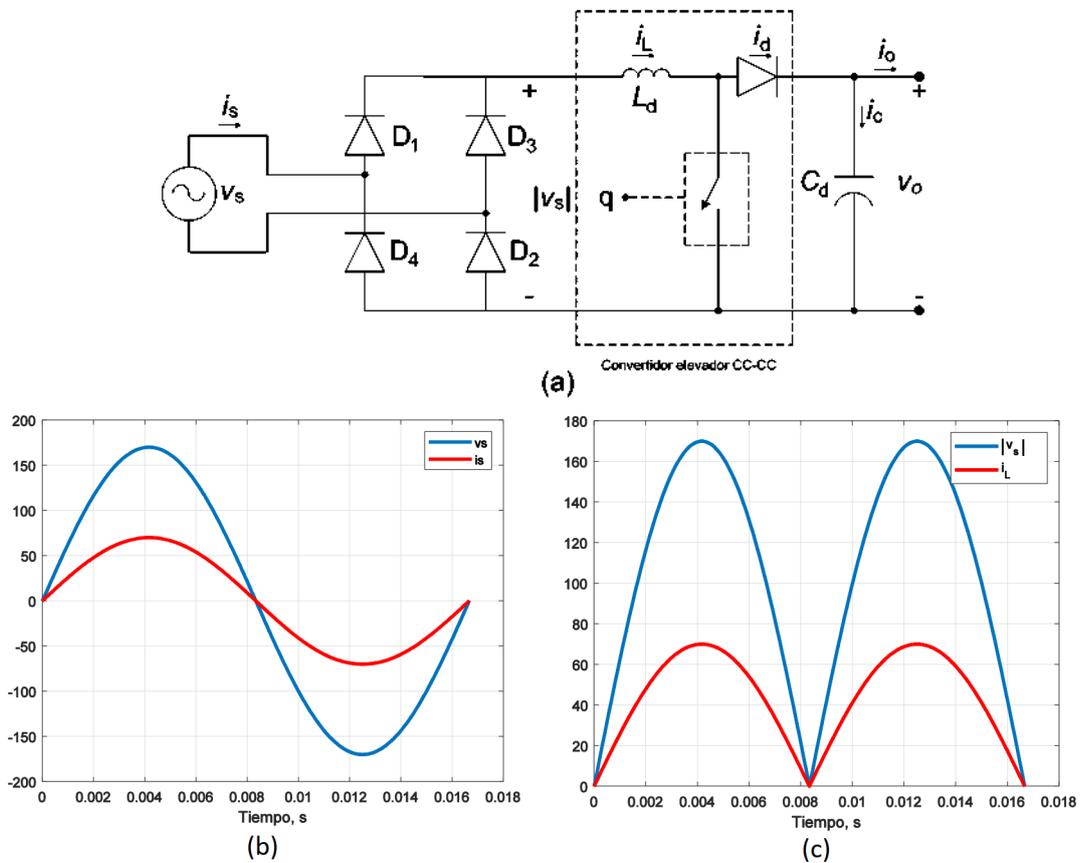


Figura 3.1: Corrector de factor de potencia: a).- convertidor elevador, b).- formas de onda de entrada del rectificador y c).- formas de onda de entrada del convertidor elevador.

3.2. Estrategia de control

La Figura 3.2 describe la estructura del controlador digital implementado en esta tesis para el controlador de factor de potencia. Se puede observar que el sistema de control posee dos lazos de control. El lazo de control externo es un controlador de voltaje que regula la salida del convertidor elevador CC-CC a un nivel de voltaje deseado. En general se utiliza un convertidor CC-CC que se alimenta con este voltaje regulado antes de cargar las baterías del vehículo eléctrico considerado como segunda etapa de conversión. Sin embargo, esta

segunda etapa de conversión no se implementó en este trabajo de tesis. Se puede apreciar en la Figura 3.2 que la salida del controlador de voltaje se alimenta a un multiplicador en conjunto con una segunda entrada. Esta segunda entrada al multiplicador es el voltaje de entrada instantáneo que define la forma de onda deseada para la corriente de referencia, la cual debe ser proporcional al voltaje de línea para lograr la corrección del factor de potencia. La señal de salida del multiplicador es una señal sinusoidal rectificada que representa la corriente de referencia para el lazo de control de la corriente.

El lazo de corriente es el lazo interior. Su función principal es regular la corriente medida del inductor según lo indique la corriente de referencia rectificada. Por lo tanto, el controlador de corriente modulará el ciclo de trabajo (D) del esquema de conmutación PWM. Se puede apreciar que $i_{L,ref}$ es el valor deseado de la corriente i_L . La corriente $i_{L,ref}$ tiene la misma forma de onda que $|v_s|$. Además, la amplitud de $i_{L,ref}$ debe ser tal que mantenga el voltaje de salida en un valor de referencia $v_{o,ref}$, a pesar de las variaciones de la carga y las fluctuaciones del voltaje de entrada respecto de su valor nominal. La forma de onda de $i_{L,ref}$ se obtiene midiendo $|v_s|$ y multiplicando con el error amplificado entre el voltaje de referencia $v_{o,ref}$ y el voltaje medido $|v_o|$. El ciclo de trabajo del interruptor se controla comparando las corrientes i_L e $i_{L,ref}$.

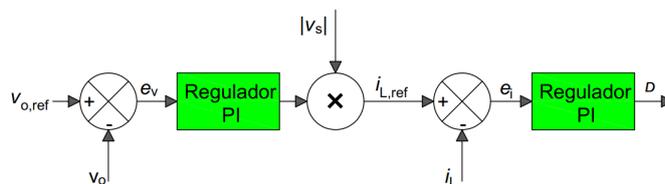


Figura 3.2: Diagrama de bloques del sistema de control

3.3. Selección de elementos pasivos

En esta sección se diseñan los elementos pasivos del convertidor elevador. la inductancia nos permite a reducir el rizado de la corriente de entrada esta valor de inductancia. Prime-

ramente, se determina de la siguiente manera [Pai et al., 2014],

$$L = \frac{\sqrt{2}V_s \times D}{f_{sw} \times \Delta I} \quad (3.1)$$

en donde,

V_s es voltaje eficaz de entrada,

D es el ciclo de trabajo,

f_{sw} es la frecuencia de conmutación,

ΔI es la corriente de rizado pico a pico.

El ciclo de trabajo D se determina con la siguiente expresión,

$$D = \frac{V_{0ref} - \sqrt{2}V_s}{V_{0ref}} \quad (3.2)$$

en donde,

V_{0ref} es el voltaje de salida de referencia

El rizado de la corriente se calcula como,

$$\Delta I = \frac{\sqrt{2}P_0}{V_S \times \eta_{CFP}} \quad (3.3)$$

en donde,

P_0 es la potencia de salida

η_{CFP} es la eficiencia del CFP

Por otra parte, la capacitancia tiene función de reducir el voltaje de salida, se calcula con,

$$C = \frac{2 \times P_0}{[(V_{0ref})^2 - (V_{0,min})^2]f_{red}} \quad (3.4)$$

en donde,

$V_{0,min}$ es el voltaje mínimo de salida.

f_{red} es la frecuencia de la red.

La Tabla 3.1 resume el conjunto de datos usados en este trabajo para determinar los valores de los elementos pasivos. En el Apéndice A se detallan los cálculos realizados.

Tabla 3.1: Parámetros de diseño.

Potencia de salida, P_o	3.3 kW
Voltaje de entrada, v_s	220 V
Frecuencia de conmutación, f_{sw}	50 kHz
Frecuencia de la red, f_{red}	60 HZ
Voltaje de salida mínimo, $v_{o,min}$	340 V
Voltaje de salida de referencia, v_{oref}	400 V
Eficiencia, η_{CFP}	92

3.4. Controlador digital

La Figura 3.3 describe el sistema de control de doble lazo implementado en este trabajo, en donde se pueden observar los controladores $G_{ci}(s)$ y $G_{cv}(s)$, el T_s , el retraso debido al cómputo, las funciones de transferencia $G_{ip}(s)$ y $G_{cp}(s)$ y el DPWM digital.

El controlador PI digital en el dominio z se define como [Omar et al., 2011],

$$G_c(z) = K_p + \frac{(K_i T_s z)}{(z - 1)} \quad (3.5)$$

en donde

$$K_p = \frac{\cos \theta}{|G_p(z)|} \quad (3.6)$$

$$K_i = \omega_c \frac{\sin \theta}{|G_p(z)|} \quad (3.7)$$

Además, se tiene,

$$\theta = 180^\circ + \varphi_m - \angle G_p(z) \quad (3.8)$$

en donde

φ_m es el margen de fase

$|G_p(z)|$ es la magnitud de la planta no compensada

$\angle G_p(z)$ es el ángulo de la planta no compensada

ω_c es la frecuencia de cruce.

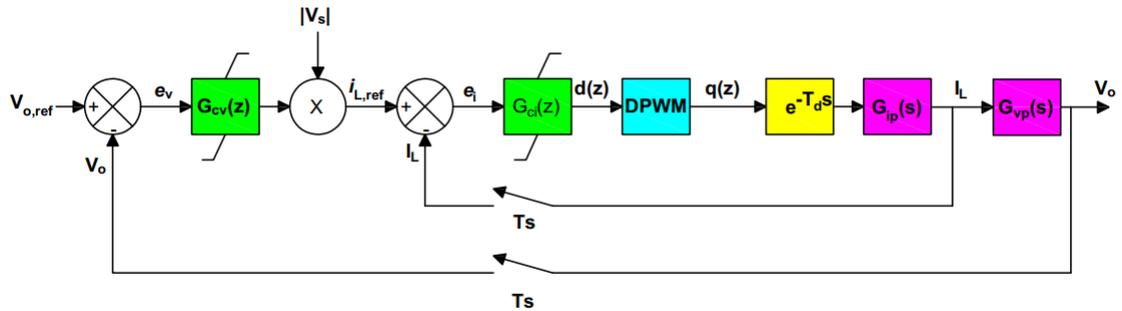


Figura 3.3: Diagrama de bloques de la estrategia de control de lazo doble.

Con el propósito de diseñar el controlador de doble lazo, se muestrean las señales asociadas al voltaje de entrada, el voltaje de salida y la corriente del inductor usando un proceso de discretización basado en retenedor de orden cero. Una vez que se cuenta con las señales de retroalimentación discretizadas, los controladores se diseñan directamente en el dominio z usando métodos similares al método de respuesta a la frecuencia en el tiempo continuo [Ogata et al., 1996]. Este enfoque tiene la ventaja que los polos y los ceros del controlador digital se ubican directamente en el dominio z , resultando en un mejor margen de fase y ancho de banda para el convertidor de potencia de lazo cerrado [Mummadi, 2011].

En este trabajo, el esquema de muestreo seleccionado y los cálculos realizados resulta en un retardo definido como,

$$T_d = \frac{T_s}{2} \quad (3.9)$$

en donde T_s es el período de muestreo definido como,

$$T_s = \frac{1}{50 \times f_{sw}} \quad (3.10)$$

Las señales medidas de la corriente en el inductor y el voltaje de salida se normalizan con el propósito de utilizar valores normalizados en el proceso de diseño del sistema de

control. De esta manera, se asegura que las variaciones que presenten las variables medidas se encontrarán dentro de un rango entre 0 y 1 en lugar de cantidades reales. Los valores usados para normalizar las variables son los siguientes:

$$V_{base} = V_{o,ref} \quad (3.11)$$

$$I_{base} = I_{L,prom} \quad (3.12)$$

El diseño del controlador PI digital se desarrolla usando el margen de fase y el ancho de banda. Dichos parámetros se determinan con la ayuda de los diagramas de Bode en el dominio del tiempo discreto.

3.4.1. Sintonización del controlador de corriente

La Figura 3.4 describe el diagrama de control de lazo cerrado del controlador del lazo interno de corriente. La sintonización del controlador de corriente se realiza en tres pasos, las cuales se describen a continuación [Omar et al., 2011]:

- Paso 1- Se obtiene la respuesta en la frecuencia del lazo de corriente sin el controlador de corriente.
- Paso 2- Se calculan las ganancias del controlador PI usando la respuesta a la frecuencia obtenida en el paso 1 y el margen de fase y el ancho de banda deseados.
- Paso 3- Se obtiene la respuesta a la frecuencia del lazo de corriente con el controlador de corriente usando las ganancias determinadas en el paso 2.

Debido a que el controlador de factor de potencia posee discontinuidades tales como el interruptor y el esquema de conmutación PWM, el modelo de la planta no se puede linealizar analíticamente. En su lugar, se ejecuta un procedimiento para estimar la respuesta a la frecuencia en el Paso 1 haciendo un barrido en CA. Para realizar dicho barrido de CA se requiere un punto de operación adecuado. Además, se requiere reemplazar la fuente de

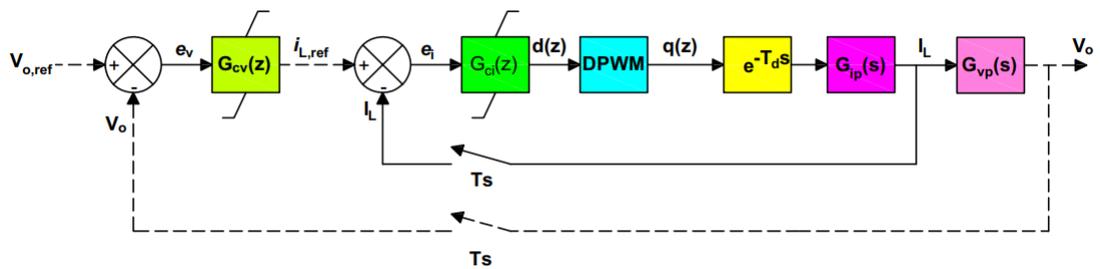


Figura 3.4: Diagrama de control del lazo de control de la corriente

voltaje de CA por una fuente de CC. El corrector de factor de potencia se configura para operar en un punto de operación en CC con una fuente de voltaje de 220 V de CC y un ciclo de trabajo de estado estable de 0.5 para mantener el voltaje de salida en 400V.

Enseguida se especifica a la corriente en el inductor como la variable de salida que se tiene interés de analizar respecto del ciclo de trabajo que se identifica como la variable de entrada. Se indica el instante $t=0.15$ seg como el tiempo durante la simulación en donde se alcanza el estado estable. A partir del instante $t=0.15$ seg se inicia la estimación de la respuesta a la frecuencia. Se especifican las características de la perturbación que se inyectará, la cual consiste de un conjunto de sinusoides de 10 Hz a 50 kHz con amplitudes de 0.036. Estos valores elegidos tienen como finalidad asegurar la suficiente perturbación en el rango de operación pero sin alejar a la plante de su punto de operación en estado estable.

En la Figura 3.6 se muestra el diagrama esquemático del circuito simulado en Simulink para sintonizar el controlador de corriente. Se puede observar en la Figura 3.5(a) que el circuito del controlador de factor de potencia y su sistema de control se modifican para operar en lazo abierto y obtener la respuesta del lazo de corriente sin el controlador PI de la corriente. Se puede apreciar que la etapa de potencia se modifica, mientras que la etapa de control se elimina completamente. En la etapa de potencia se cambia la fuente de CA por una fuente de CC y se utiliza un ciclo de trabajo constante para operar el interruptor. El ciclo de trabajo constante se calcula con [Mohan et al., 2003],

$$D = \frac{V_0 - V_d}{V_0} \quad (3.13)$$

en donde,

V_0 es el voltaje de salida deseado

V_d es el voltaje a la salida de rectificador

En la Figura 3.6(b) se muestra el circuito modificado del corrector de factor de potencia para determinar la respuesta en la frecuencia del lazo de corriente incluyendo el controlador PI de corriente. Se puede apreciar que el voltaje de entrada de CA se sustituye por una fuente de voltaje de CC constante. Además, el ciclo de trabajo se determina mediante el regulador PI de la corriente.

El diagrama de flujo de la Figura 3.7 sintetiza el procedimiento para sintonizar el controlador de corriente. El algoritmo de control de la corriente tiene como objetivo determinar la señal de conmutación PWM que maneja el dispositivo MOSFET del convertidor elevador. Se puede apreciar que como primer paso se debe resolver el sistema para determinar la solución de estado estable. Enseguida se obtiene la respuesta a la frecuencia del lazo de corriente sin el controlador especificando las variables de entrada y salida que se desea analizar y las características de la perturbación. En particular, la perturbación utilizada en este trabajo consiste de un conjunto de sinusoides en un rango de frecuencia de 10Hz a 50kHz con magnitud de 0.036. Un vez que se obtiene la respuesta a la frecuencia se determinan las ganancias del controlador PI utilizando el margen de fase de 60 grados y el ancho de banda de $1.25e^5$ rad/s. Finalmente, se obtiene la respuesta a la frecuencia de la planta con el controlador PI de la corriente con las ganancias determinadas anteriormente.

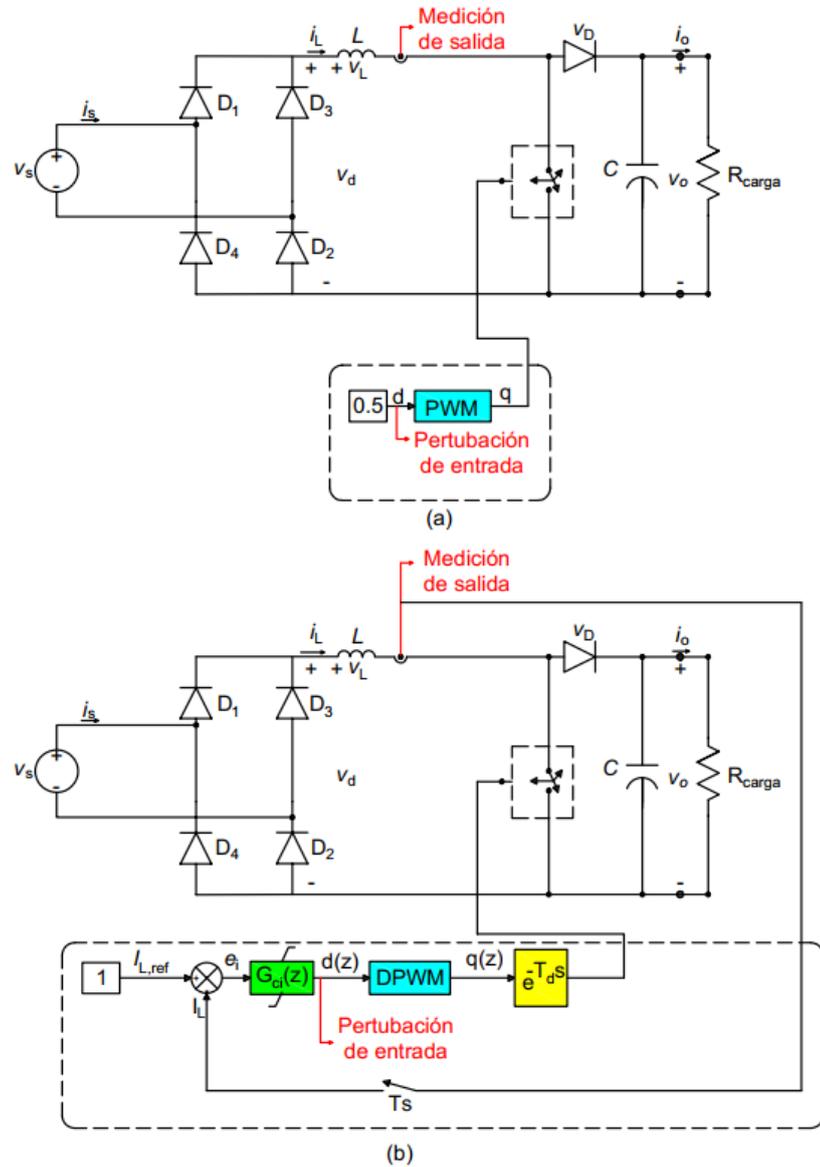


Figura 3.5: Esquema de sintonización del control de corriente: a). - Circuito de simulación del lazo de corriente sin el controlador y b). - Circuito de simulación del lazo de corriente con el controlador

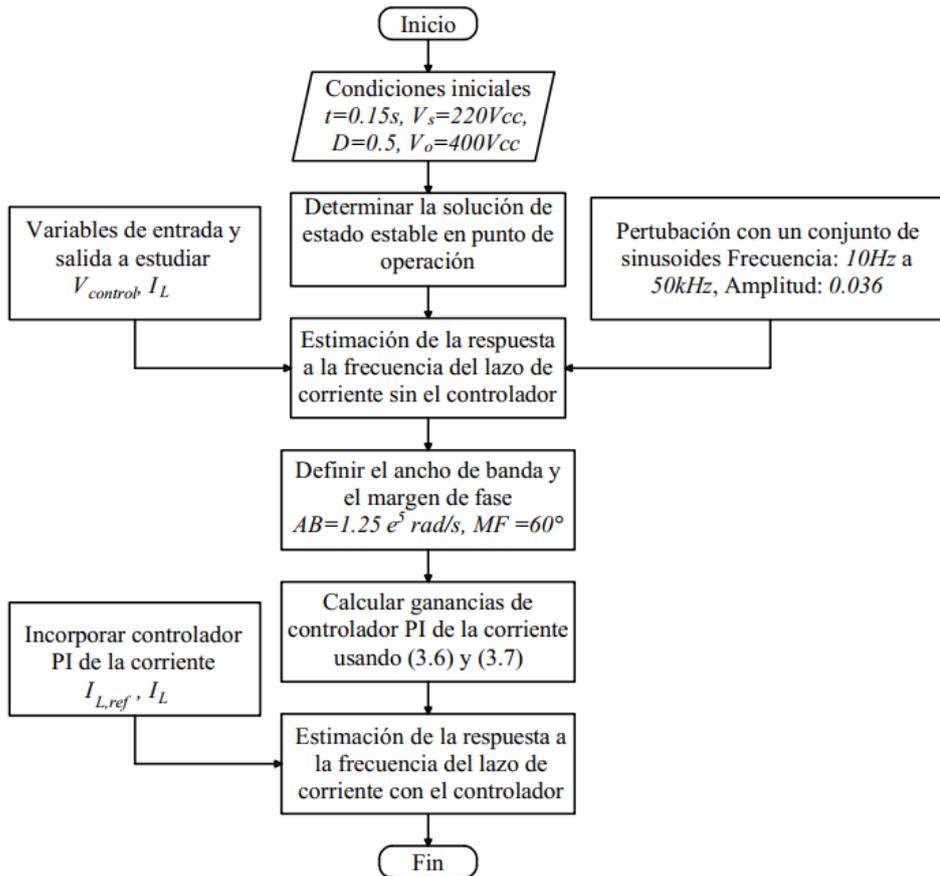


Figura 3.6: Diagrama de flujo para determinar las ganancias del controlador PI en tiempo discreto de la corriente

En la Figura 3.8 se muestra la respuesta a la frecuencia del lazo de corriente sin controlador de corriente. Para el cálculo de las ganancias del controlador de corriente usando (3.7) y (3.8) se requiere elegir la frecuencia de cruce ω_c y el margen de fase. Además, se debe determinar la magnitud y fase de la respuesta a la frecuencia del lazo de corriente sin el controlador a la frecuencia de cruce ω_c . La frecuencia de cruce ω_c se debe elegir con un valor tan alto como sea posible, pero aproximadamente un orden de magnitud menor de la frecuencia de conmutación del convertidor, para responder adecuadamente ante transitorios tales como cambios súbitos de la carga [Mohan et al., 2003]. En este trabajo de tesis, se utiliza una frecuencia de conmutación de 50 kHz y se eligió una frecuencia de cruce de 20 kHz (1.25×10^5 rad/s). Se puede apreciar en la Figura 3.7 que la magnitud y la fase de la planta

a la frecuencia $\omega_c = 1.25 \times 10^5$ rad/s es de 3.36 dB y -85.7 grados, respectivamente. Por lo tanto, de (3.7) y (3.8) se tiene que las ganancias proporcional e integral del controlador de corriente son $K_p = 0.5531$ y $K_i = 4.757 \times 10^4$. La Figura 3.9 muestra la respuesta a la frecuencia de lazo de corriente con el controlador de corriente. Se puede apreciar que se obtiene una respuesta a la frecuencia en donde el margen de fase es de 60 grados.

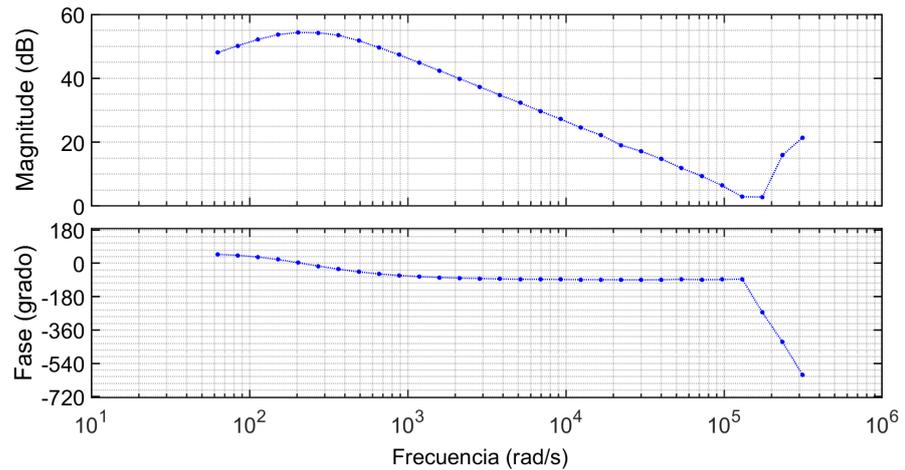


Figura 3.7: Respuesta a la frecuencia del lazo de corriente sin controlador PI de la corriente

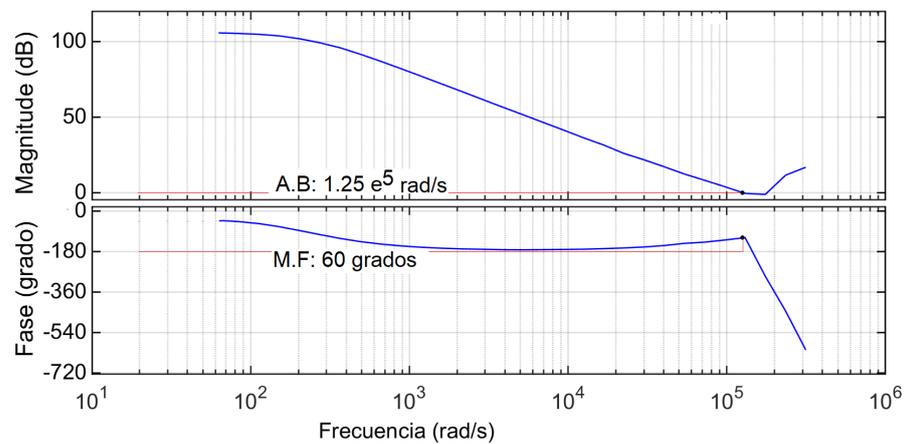


Figura 3.8: Respuesta a la frecuencia del lazo de corriente con el controlador PI de la corriente.

3.4.2. Sintonización del controlador de voltaje

Una vez sintonizado el controlador de corriente se procede a sintonizar el controlador de voltaje. En la Figura 3.9 se muestra el diagrama esquemático del circuito de simulación utilizado para sintonizar el controlador del voltaje. Se puede observar en la Figura 3.9 (a), que se remueve temporalmente el regulador PI del voltaje y se considera una corriente de referencia constante $i_{Lref} = 1$ para normalizar. Además, se puede observar que la perturbación de entrada se localiza precisamente a la salida del bloque igual a 1, mientras que el punto de linealización de salida es la señal del voltaje de salida V_0 . Por lo tanto, el circuito descrito en la Figura 3.9 (a) permite determinar la respuesta a la frecuencia del lazo de voltaje sin el controlador PI del voltaje. En la Figura 3.9(b) se muestra el circuito y el esquema de control para la obtención de la respuesta a la frecuencia de la planta con el controlador PI del voltaje.

El diagrama de flujo de la Figura 3.10 sintetiza el procedimiento para sintonizar el controlador del voltaje. El algoritmo de control del voltaje tiene como objetivo regular el voltaje de salida y, por lo tanto, se encarga de determinar la corriente de referencia i_{Lref} para el bloque de control de la corriente. Primeramente se debe solucionar el sistema para determinar la solución de estado estable. Enseguida se obtiene la respuesta a la frecuencia del lazo de voltaje sin el controlador PI del voltaje especificando la perturbación de entrada y el punto de linealización de salida. Además, se especifican las características de la perturbación. En particular, la perturbación utilizada en este trabajo consiste de un conjunto de sinusoides en un rango de frecuencia de 10 Hz a 5 kHz, con magnitud de 0.1.

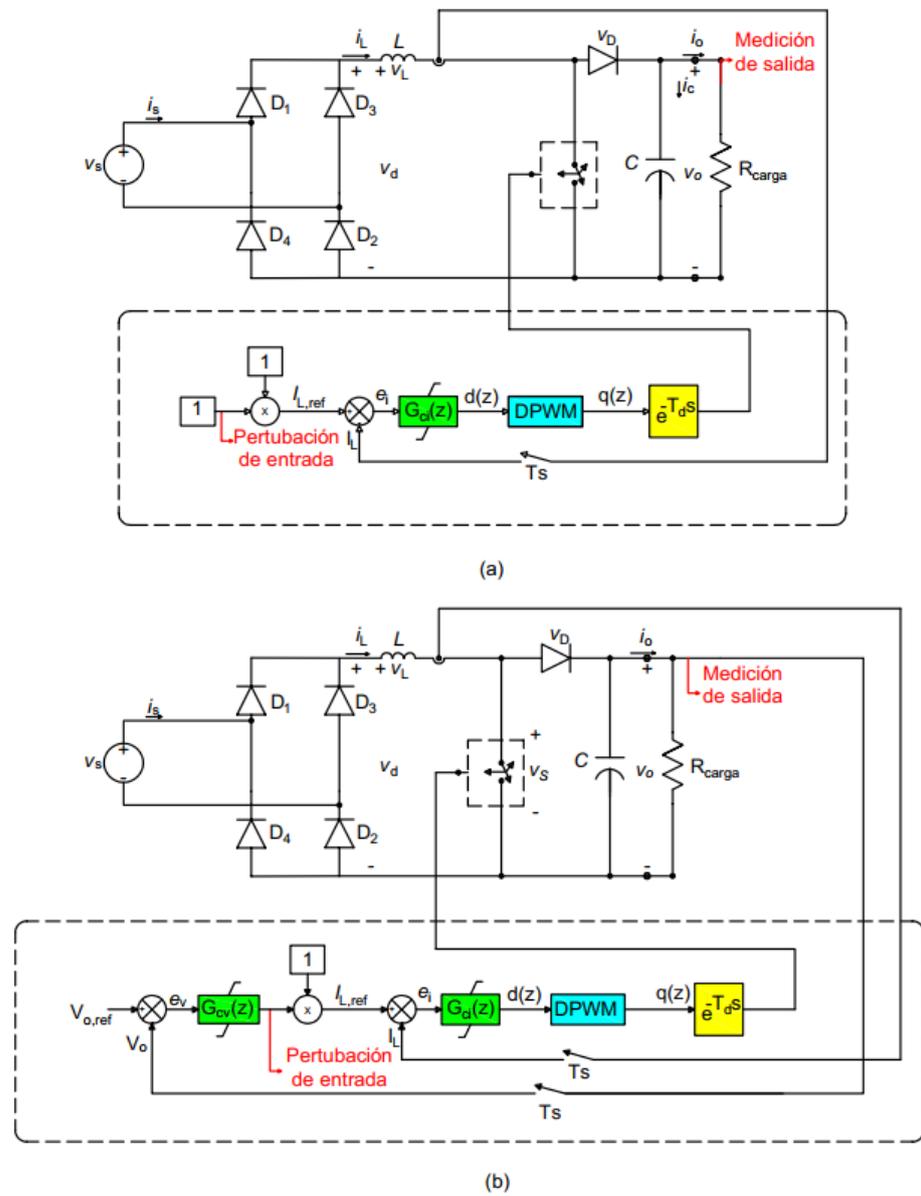


Figura 3.9: Esquema de sintonización del control de voltaje: a) - Circuito de simulación del lazo de voltaje sin el controlador y b) - Circuito de simulación del lazo de voltaje con el controlador

La Figura 3.11 muestra la respuesta a la frecuencia de lazo de voltaje sin el controlador PI del voltaje. El cálculo de las ganancias del controlador de voltaje se realiza usando

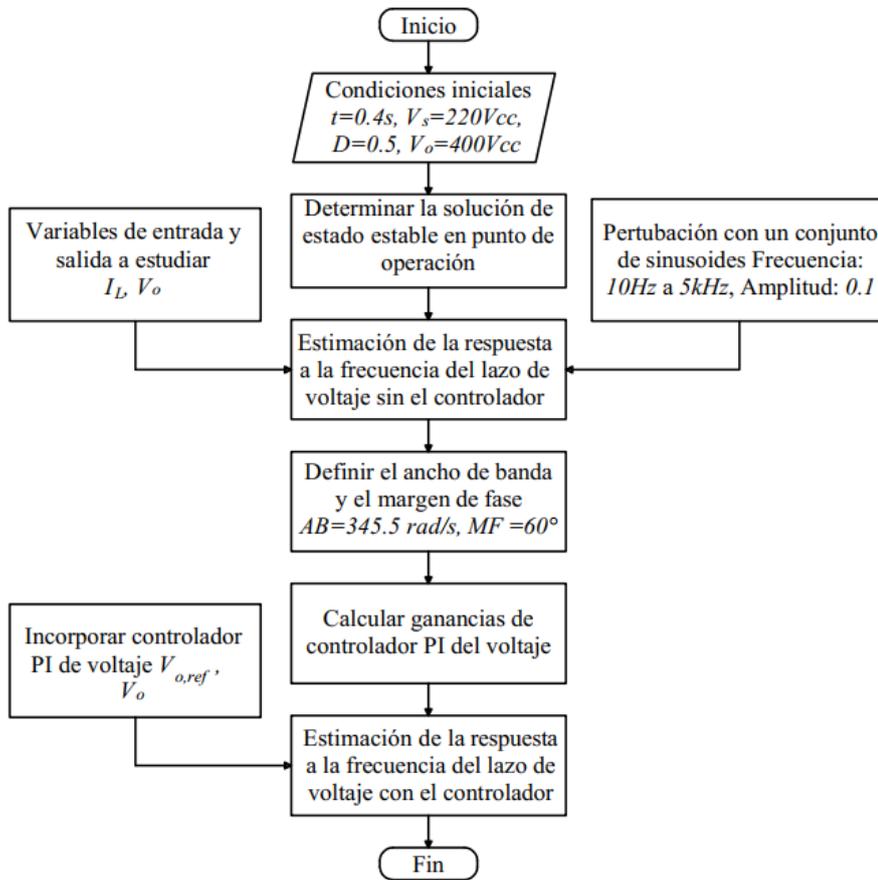


Figura 3.10: Diagrama de flujo para determinar las ganancias del controlador PI en el tiempo discreto del voltaje

(3.7) y (3.8). Con el propósito de evitar la interacción entre el lazo de control de corriente y el del voltaje, se elige una frecuencia de cruce baja para el lazo de control del voltaje [Ellabban et al., 2011]. En [Jianwi y Kiat, 2011] se sugiere una ancho de banda tal que no coincida con el rizado del voltaje de salida a la frecuencia $2 \times f_{red}$. Sin embargo, si se elige una frecuencia de cruce muy pequeña provocará una respuesta muy lenta ante cambios de carga y resultará en sobre impulsos o caídas en el voltaje de salida [Jianwi y Kiat, 2011]. Por lo tanto, en esta tesis se eligió una frecuencia de cruce de 55 Hz (3.4557×10^2 rad/s). Se puede apreciar en la Figura 3.11 que la magnitud y la fase del corrector de factor de potencia a la frecuencia $\omega_c = 3.4557 \times 10^2$ rad/s es de 17.6536 dB y -89.3 grados, respectivamente.

Por lo tanto, las ganancias proporcional e integral del controlador de voltaje usando (3.7) y (3.8) son $K_p = 0.1128$ y $K_i = 23.13$.

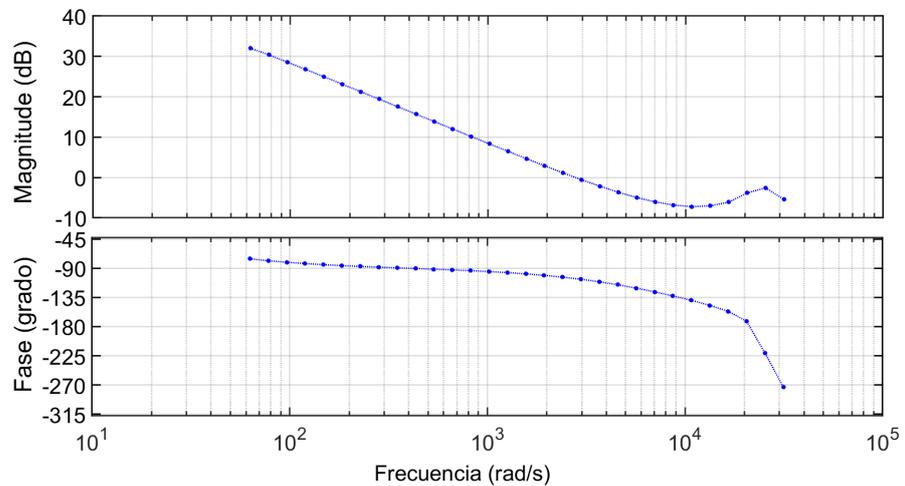


Figura 3.11: Respuesta a la frecuencia del lazo de voltaje sin el controlador PI del voltaje

Por su parte, la Figura 3.12 describe la respuesta a la frecuencia del lazo de voltaje con el controlador PI del voltaje. Se puede observar que el ancho de banda es de 345.5 rad/s, mientras que el margen de fase es de 60 grados.

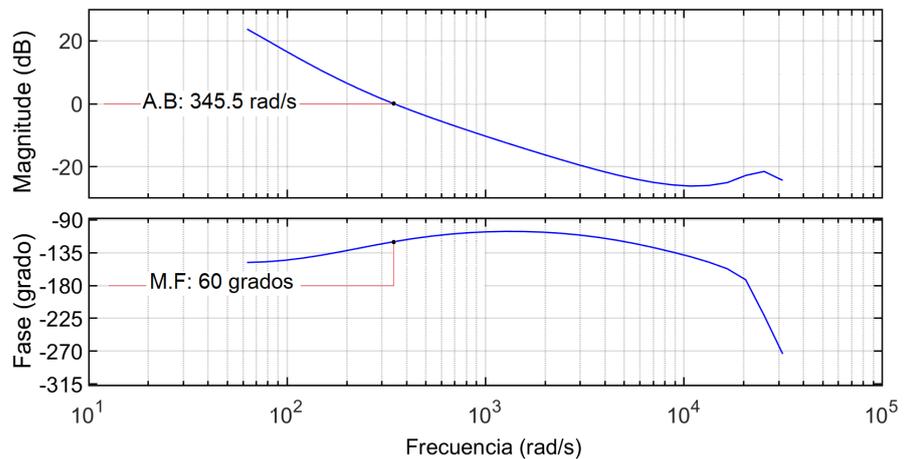


Figura 3.12: Respuesta a la frecuencia del lazo de voltaje con el controlador PI de voltaje

3.5. Corrector de factor de potencia elevador-entrelazado

El diseño del corrector de factor de potencia convencional monofásico se basa en el uso de una inductancia de entrada en el convertidor elevador y un capacitor filtro para reducir el rizado en el voltaje de salida. Una topología alternativa consiste en reemplazar el convertidor elevador por dos convertidores elevadores entrelazados operando con un ángulo de defasamiento de 180 grados. Este enfoque reduce considerablemente las componentes de rizado de alta frecuencia en la corriente de entrada. La reducción del rizado en la corriente de entrada permite utilizar capacitores de menor tamaño y reducir el tamaño del filtro EMI. Finalmente, la reducción del rizado de la corriente en combinación con una corriente promedio menor en cada fase permite utilizar inductores de un menor tamaño en comparación con el diseño convencional monofásico.

El corrector de factor de potencia de dos fases elevador-entrelazado consiste de dos convertidores elevadores en paralelo operando con un ángulo de defasamiento de 180 grados (ver Figura 3.14). La corriente de entrada es la suma de las corrientes en los inductores L_1 y L_2 . Las corrientes de rizado en los inductores tienden a cancelarse debido a que se encuentran desfasadas 180 grados. Por lo tanto, el rizado de la corriente de entrada asociado a los convertidores elevadores se reduce. Por otra parte, la corriente en el capacitor es la suma de las corrientes en los dos diodos menos la corriente promedio de salida.

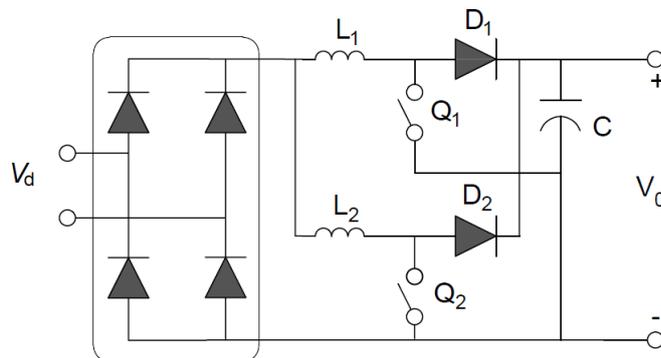


Figura 3.13: Diagrama esquemático del corrector de factor de potencia entrelazado.

La Figura 3.14 describe la implementación del esquema de control DPWM para el corrector de factor de potencia entrelazado. El esquema de control DPWM incluye un controlador para el voltaje de salida y dos controladores de corriente. Se puede apreciar que las señales portadoras de alta frecuencia tipo diente de sierra mantienen un desfase entre sí de 180 grados con el propósito de reducir el rizado de la corriente de entrada.

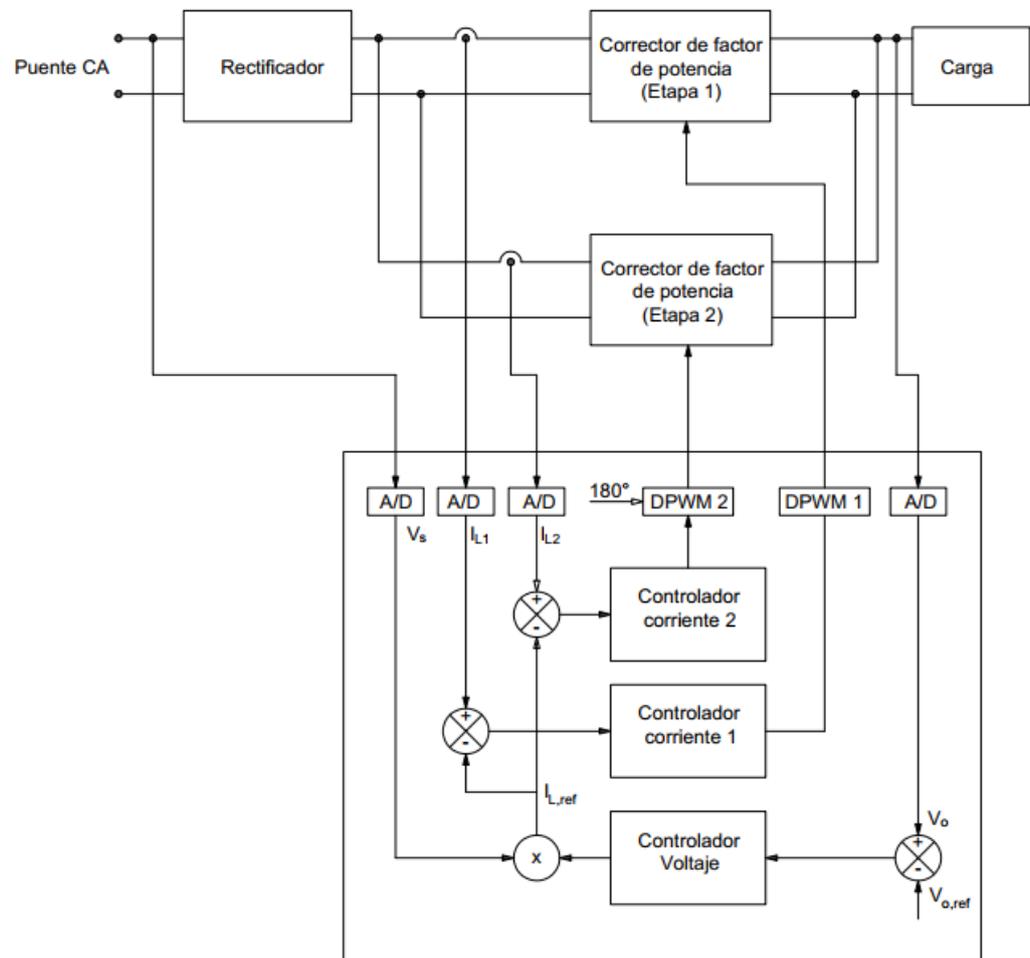


Figura 3.14: Estructura del control DPWM para el corrector de factor de potencia entrelazado.

3.6. Conclusión

En este capítulo, se ha revisado la topología del corrector del factor de potencia para el cargador de un vehículo eléctrico y su control digital, el corrector del factor de potencia entrelazado y también el esquema de control DPWM. Se calcularon los valores de los elementos pasivos involucrados en el diseño del corrector de factor de potencia. Además, se ha presentado el procedimiento de sintonización de los controladores PI de corriente y voltaje a partir de la estimación de la respuesta en la frecuencia en el tiempo discreto. Apartir de esta respuesta a la frecuencia se determinan las ganancias de los controladores PI para lograr los márgenes de fase y anchos de banda especificados.

Finalmente, se presentó la topología entrelazada para diseñar un corrector de factor de potencia de mayor capacidad y menor nivel de distorsión de la corriente de entrada. Se describió el procedimiento para la implementación del sistema de control para esta topología.

Capítulo 4

Casos de estudio

En este capítulo se reportan un conjunto de simulaciones para evaluar el desempeño del corrector de factor de potencia. Se evalúan las topologías monofásicas y bifásicas entrelazadas. El conjunto de experimentos de simulación que se reportan en este capítulo se enlistan a continuación:

- Caso A: Se evalúa el desempeño del corrector de factor de potencia monofásico de 3.3 kW. Se reporta el desempeño del corrector de factor de potencia para la operación de estado estable considerando el voltaje de entrada sinusoidal.
- Caso B: Se reporta el desempeño del corrector de factor de potencia monofásico de 3.3 kW. Se reportan el desempeño del corrector de factor de potencia para la operación de estado estable considerando el voltaje de entrada con contaminación armónica.
- Caso C: Se simula el corrector de factor de potencia bifásico entrelazado de 6.6 kW. Se reportan el desempeño del corrector de factor de potencia para la operación de estado estable con carga constante y variable.

4.1. Caso A

En esta Sección se presenta los resultados de la simulación del CFP con el programa MATLAB/SIMULINK. La simulación se realiza para dos escenarios de operación : Voltaje de salida de referencia constante y voltaje de salida de referencia variable con cambios tipo escalón. La Tabla 4.1 sintetiza el conjunto de parámetros utilizados en este caso de estudio.

Tabla 4.1: Parámetros de simulacion para el caso de estudio A.

Potencia de salida	3.3 kW
Voltaje de entrada	220 V
Rizado de corriente	1.3835 A
Frecuencia de conmutación	50 kHz
Frecuencia de la red	60 Hz
Voltaje de salida mínimo	340 V
Voltaje de salida de referencia	400 V
Eficiencia	92
Inductancia	2 mH
Capacitancia	2.5 mF
Frecuencia de muestreo	2500 kHz

La Figura 4.1 presenta la simulacion en Simulink del caso de studio A. Por una parte, la Figura 4.1 (a) muestra la simulación en Simulink de la parte de potencia. Y, en la Figura 4.1 (b) se aprecia el esquema de control del corrector de factor de potencia.

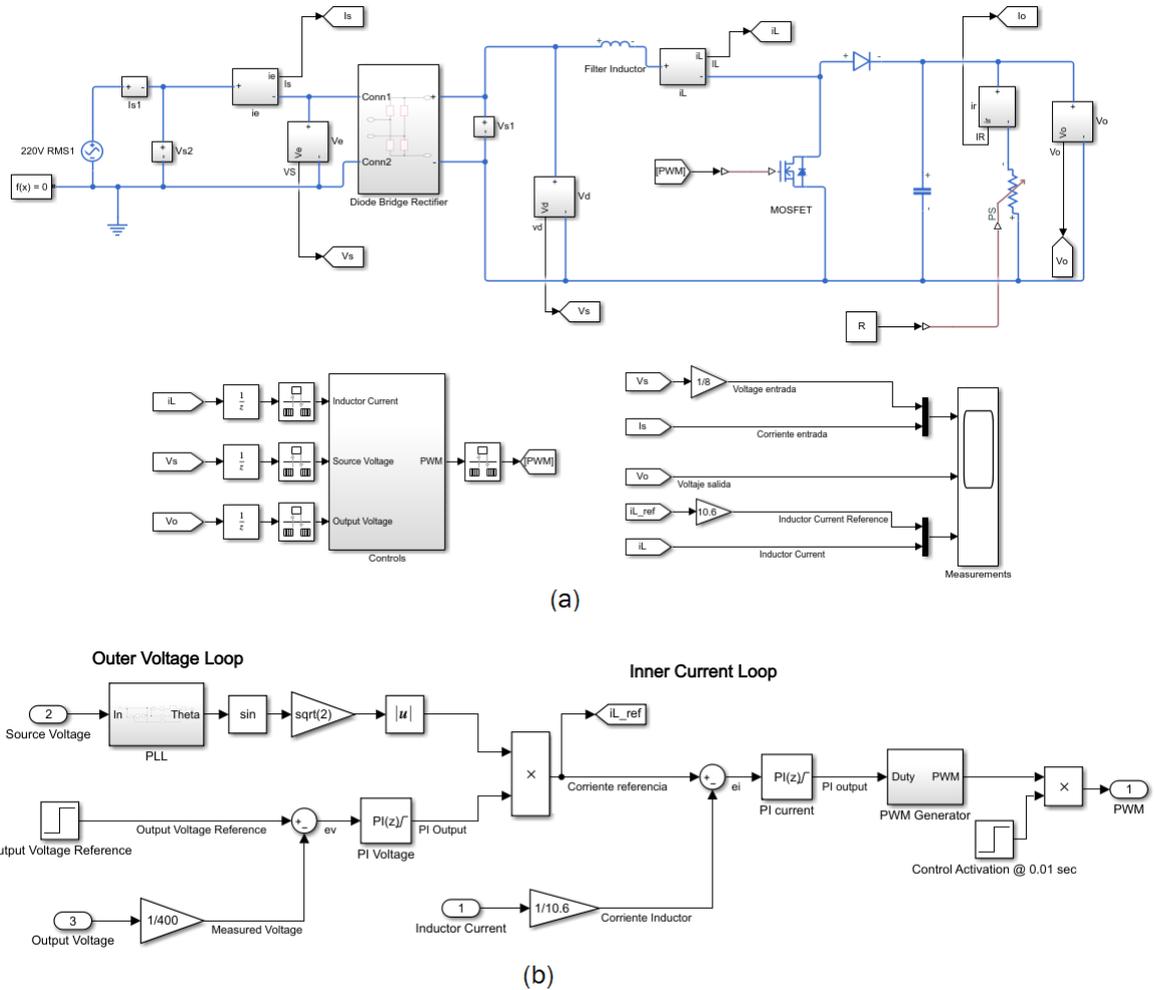


Figura 4.1: Simulación en simulink del Caso A: (a). - Etapa de potencia y (b).- sistema de control.

4.1.1. Operación en estado estable para un voltaje de salida de referencia constante

La Figura 4.2 reporta las formas de onda en el tiempo de estado estable del voltaje de entrada y la corriente de entrada. Se puede apreciar que tanto el voltaje como la corriente son sinusoidales y se encuentran en fase. La Figura 4.3 describe las formas de onda del voltaje de salida y su correspondiente voltaje de referencia. Se puede observar que el voltaje

de salida se regula adecuadamente en el valor de referencia establecido. Sin embargo, se puede apreciar la presencia de una componente de segunda armónica de 120 Hz, la cual está vinculado al proceso de conversión de la fuente monofásica de CA a una fuente de corriente continua. Además, la Figura 4.3 (b) indica que el error entre el voltaje de salida de referencia y el voltaje de salida medido es alrededor de 8 volts pico a pico.

Por otra parte, la Figura 4.4 (a) reporta las formas de onda en estado estable de la corriente en el inductor y su correspondiente corriente de referencia, mientras que la Figura 4.4 (b) describe el error entre estas dos corrientes. Se puede apreciar que la corriente en el inductor sigue de forma adecuada a la corriente de referencia. Por lo tanto, el error en la corriente del inductor es menor de 0.2 A pico a pico.

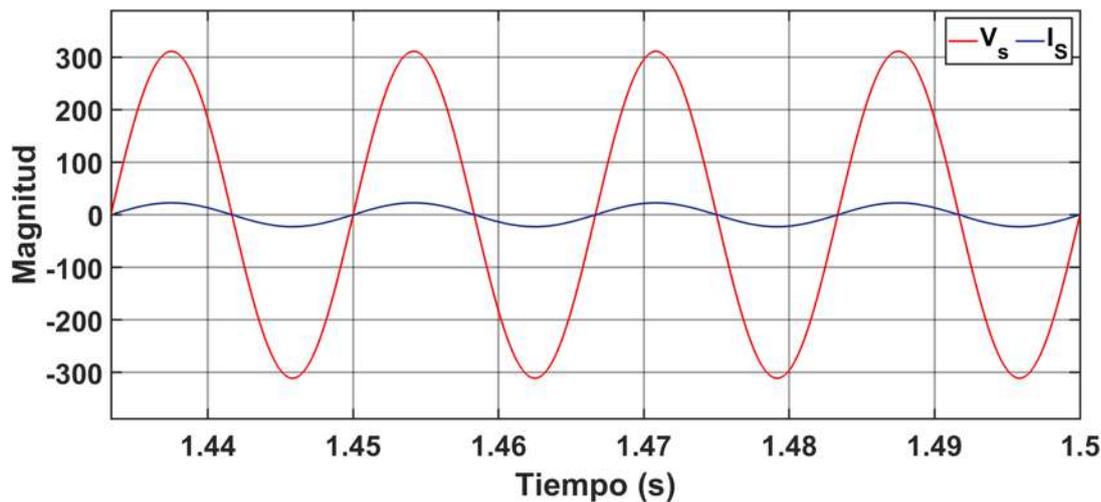


Figura 4.2: Formas de onda de estado estable del voltaje de entrada y corriente de entrada.

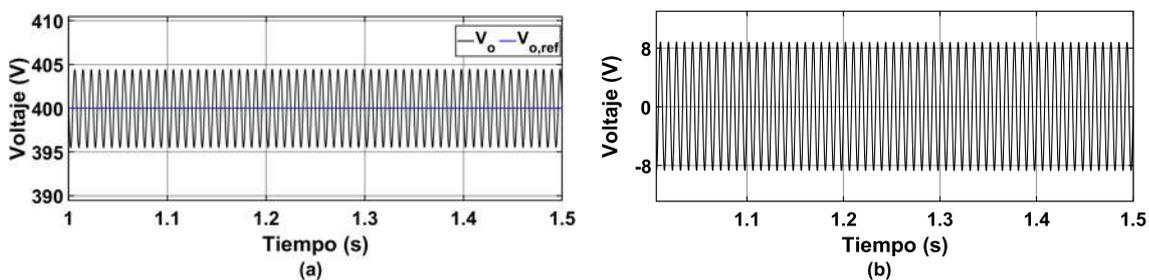


Figura 4.3: Formas de onda de estado estable del voltaje de salida: (a). - Comparación del voltaje de referencia y el voltaje de salida y (b). - error del voltaje.

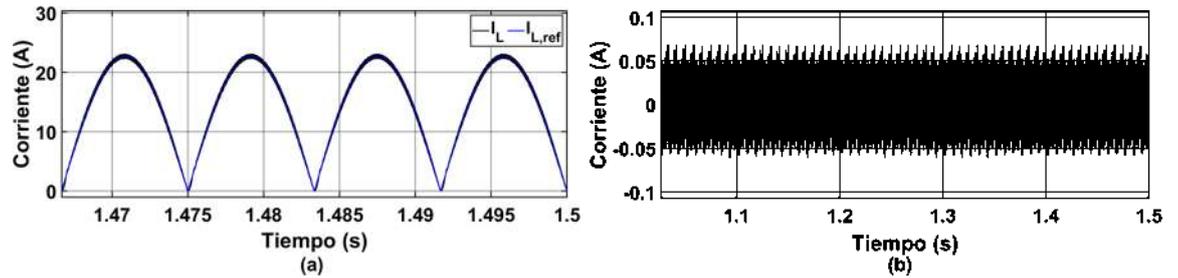


Figura 4.4: Respuesta de estado estable de la corriente de inductor: (a).- Comparación de la corriente de referencia y la corriente medida y (b).- error de la corriente.

4.1.1.1. Contenido armónico

En esta sección se reporta el espectro armónico de formas de onda seleccionadas en el corrector de factor de potencia. Las formas de onda en el tiempo en estado estable se post-procesan usando la Transformada Rápida de Fourier. La Figura 4.5 presenta las formas de onda de estado estable del voltaje y la corriente de entrada, así como también su espectro armónico. Se puede observar en la Figura 4.5(a), que el voltaje es puramente sinusoidal y, por lo tanto, el espectro armónico no presenta armónicas (ver Figura 4.5(b)). Se puede también observar que en la Figura 4.5(c) la corriente de entrada presenta una forma de onda muy cercana a una senoide sin distorsión, lo cual se puede corroborar en su contenido armónico (ver Figura 4.5 (d)). Se puede apreciar que los armónicos impares presentan magnitudes pequeñas, mientras que los armónicos pares no existen. Las magnitudes de los armónicos tercero, quinto y séptimo son de 0.225, 0.173 y 0.17 por ciento de la fundamental, respectivamente.

La Figura 4.6 describe las formas de onda de estado estable del voltaje y la corriente de entrada al convertidor elevador CC-CC (Figuras 4.6 (a) y (c)). Además, Las Figuras 4.6 (b) y (d) reportan el espectro armónico de dicho voltaje y corriente. Se puede observar que tanto el voltaje como la corriente de entrada al convertidor elevador presentan una componente promedio y armónicos pares. Las magnitudes de los armónicos pares en el voltaje son importantes ya que alcanzan valores de 33.6, 9.5 y 2.07 por ciento para los

armónicos 2, 4 y 6, respectivamente. De forma similar, las magnitudes de los armónicos segundo, cuarto y sexto en la corriente son de 33.9, 9.56 y 3.6 por ciento, respectivamente.

La Figura 4.7 reporta las formas de onda del voltaje y la corriente de salida. Se puede apreciar la presencia de la segunda armónica, tanto en el voltaje como en la corriente de salida. El valor de la segunda armónica es de 0.76 por ciento tanto en el voltaje como en la corriente. Los niveles de distorsión reportados en las Figuras 4.6 y 4.7 se calcularon respecto de la componente promedio correspondiente.

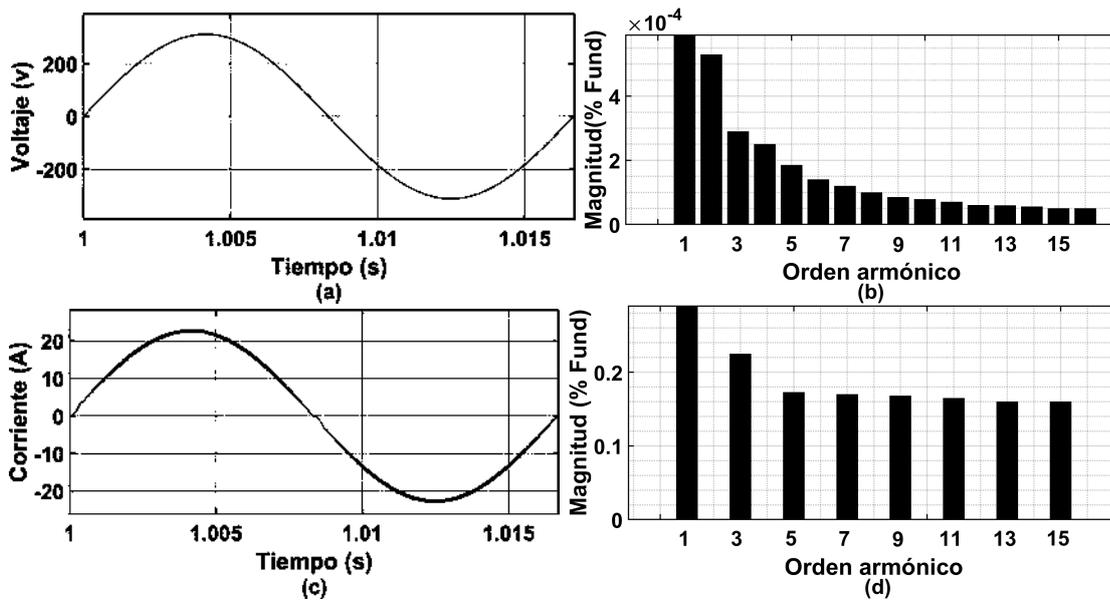


Figura 4.5: Resultados de simulación para: (a) Forma de onda en el tiempo de voltaje de entrada, (b) Contenido armónico del voltaje de entrada, (c) Forma de onda en el tiempo de la corriente de entrada, (d) Contenido armónico de corriente de entrada

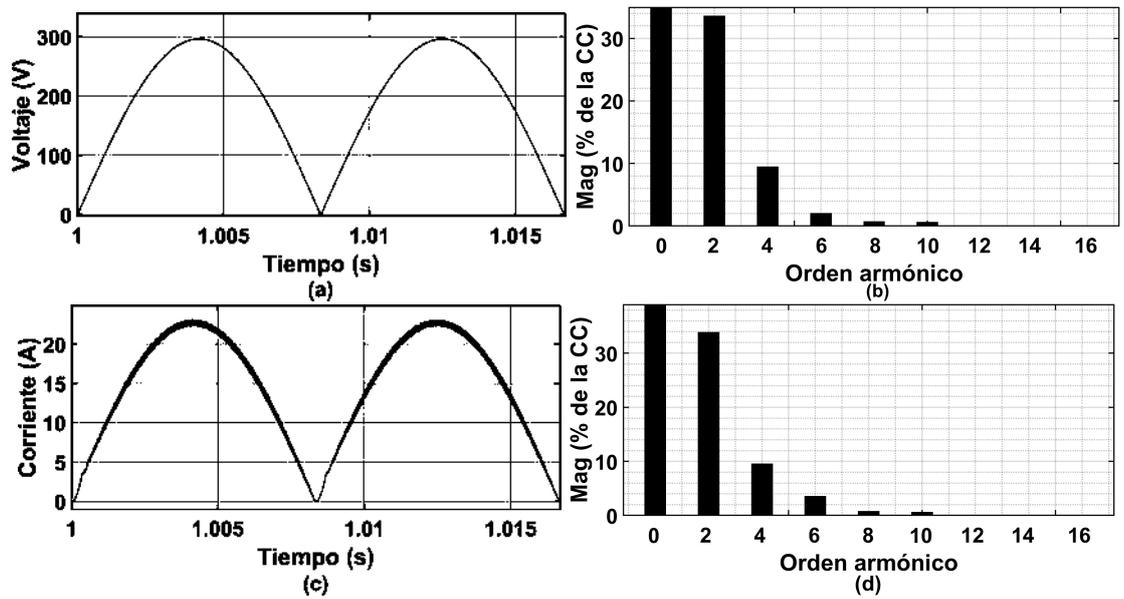


Figura 4.6: Resultados de simulación: (a) Forma de onda en el tiempo de voltaje en la salida de rectificador, (b) Contenido armónico del voltaje en la salida del rectificador, (c) Forma de onda en el tiempo de la corriente en el inductor, (d) Contenido armónicos de la corriente en el inductor.

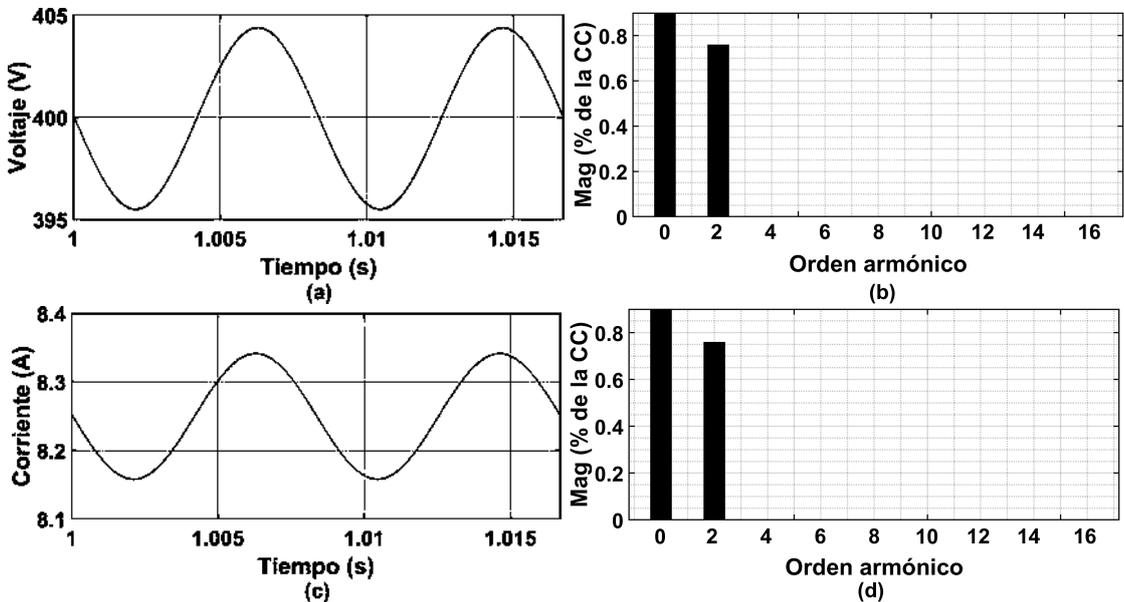


Figura 4.7: Resultados de simulación: (a) Forma de onda en el tiempo del voltaje de salida, (b) Contenido armónico en el voltaje de salida, (c) Forma de onda en el tiempo de la corriente de salida, (d) Contenido armónico en la corriente de salida.

En la Tabla 4.2 se reportan los valores del THD observados en el corrector de factor de potencia de 3.3 KW estado estable. Se puede apreciar que la corriente de entrada presenta un porcentaje de THD de 1.68 por ciento, mientras que la corriente de salida presenta 0.78 por ciento de distorsión. Por su parte, el voltaje y la corriente en la entrada del convertidor elevador presentarán niveles de distorsión de 48.63 por ciento y 48.71 por ciento, respectivamente.

Tabla 4.2: Distorsión armónica total en variables seleccionadas para el caso A.1.

$\mathbf{V_s}$	$\mathbf{I_s}$	$\mathbf{V_d}$	$\mathbf{I_L}$	$\mathbf{I_o}$	$\mathbf{V_o}$
[%]	[%]	[%]	[%]	[%]	[%]
0	1.68	48.63	48.71	0.78	0.78

La Tabla 4.3 resume los principales resultados en términos de potencias y factor de potencia. Se puede apreciar que la potencia activa de entrada es de 3532 W, mientras que la potencia activa de salida es de 3300 W. Por lo tanto, el proceso de conversión presenta pérdidas en el orden de 232 W. Además, la potencia reactiva de entrada es de -40.4 VAR. Por su parte, el factor de potencia de desplazamiento y el factor de potencia verdadero son de 1 y 0.9999, respectivamente.

Tabla 4.3: Potencia y factor de potencia para el caso A.1.

$\mathbf{P_s(W)}$	$\mathbf{Q_s(VAR)}$	$\mathbf{P_o(W)}$	\mathbf{FPD}	\mathbf{FP}
3532	-40.4	3300	1	0.9999

En la Figura 4.8 se reportan las formas de onda más importantes vinculadas al esquema de conmutación DPWM. Se puede apreciar que el ciclo de trabajo varía entre 0.25 y 0.99 a lo largo del periodo $\frac{1}{60}$ (ver Figura 4.8(a)). Por su parte, la Figura 4.8(b) presenta un acercamiento a la señal diente de sierra de alta frecuencia, mientras que la Figura 4.8(c) describe la señal de conmutación DPWM resultante. En la Figura 4.9 se presenta el acercamiento de la Figura 4.8.

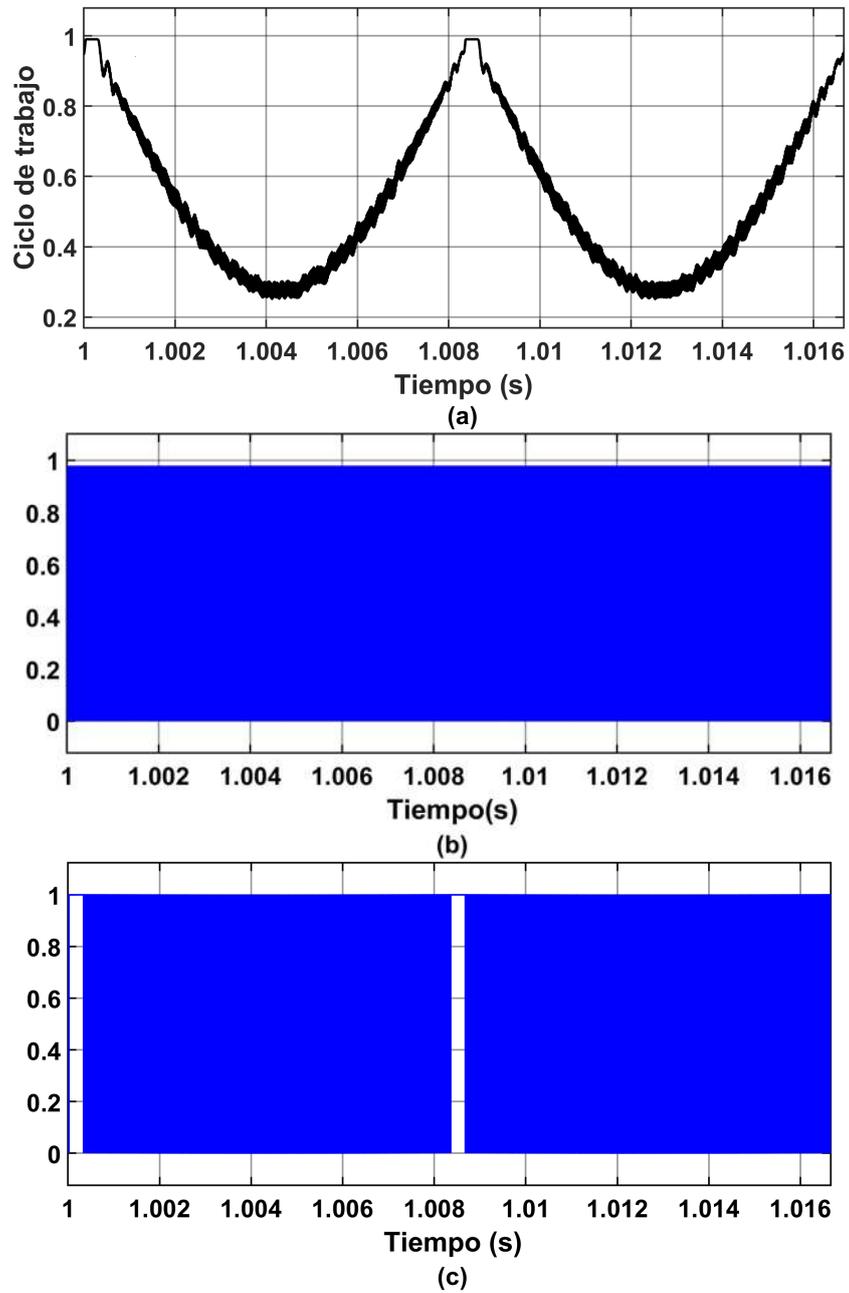


Figura 4.8: Formas de onda del esquema de conmutacion DPWM : (a)- ciclo de trabajo, (b)- diente de sierra y (c)- señal de conmutacion.

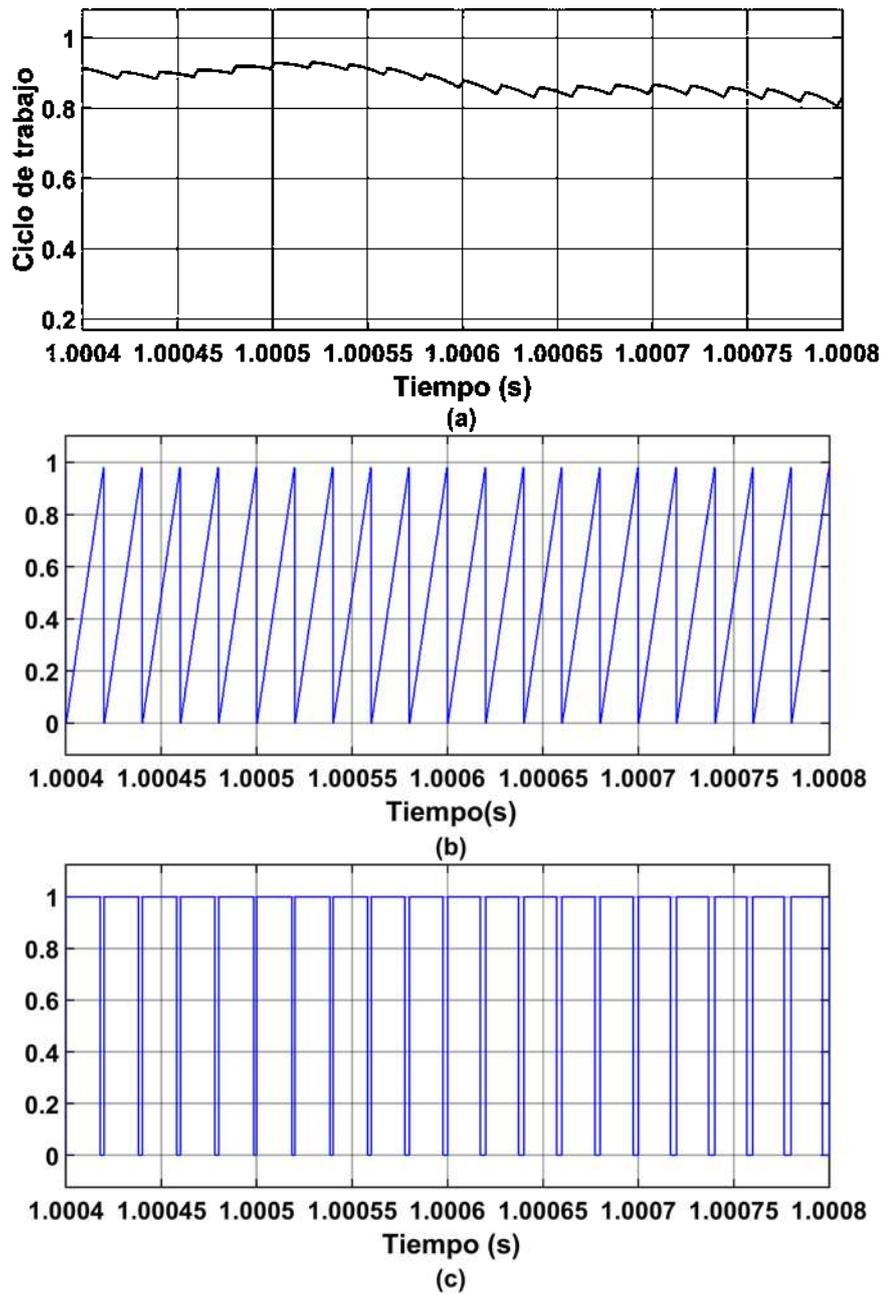


Figura 4.9: Formas de onda del esquema de conmutacion DPWM : (a)- ciclo de trabajo, (b)- diente de sierra y (c)- señal de conmutacion.

4.1.2. Operación en estado estable ante cambios del voltaje de salida de referencia

Esta simulación tiene como propósito evaluar el desempeño del sistema de control del corrector de factor de potencia ante cambios en el voltaje de salida de referencia. Esta simulación se llevó a cabo según se detalla en la Tabla 4.4.

Tabla 4.4: Simulación de cambios de voltaje de salida de referencia.

Intervalo de tiempo	Voltaje de salida de referencia
0 – 0.5seg	400 V
0.5 – 1seg	300 V
1 – 1.5seg	450 V

La Figura 4.10(a) muestra el voltaje de entrada V_S en rojo y la corriente de entrada I_S en azul. En la Figura 4.10(b) muestra un acercamiento a las formas de onda del voltaje de entrada V_S en rojo y la corriente de entrada I_S en azul se puede apreciar que en todo momento la corriente se encuentra en fase con el voltaje y se observa un bajo nivel de distorsión. La Figura 4.11 presenta la corriente en inductor y la referencia (ver Figura 4.11(a)) y la Figura 4.11(b) el error en la corriente.

La Figura 4.12(a) describe la respuesta del voltaje de salida ante cambios en el voltaje de referencia. Se puede observar que el voltaje medido sigue adecuadamente el voltaje de referencia. Además, se observa un retraso en la respuesta de aproximadamente 0.25 segundos. Por su parte, la Figura 4.12 (b) indica que el error en el voltaje es menor de 150 volts durante los cambios de voltaje.

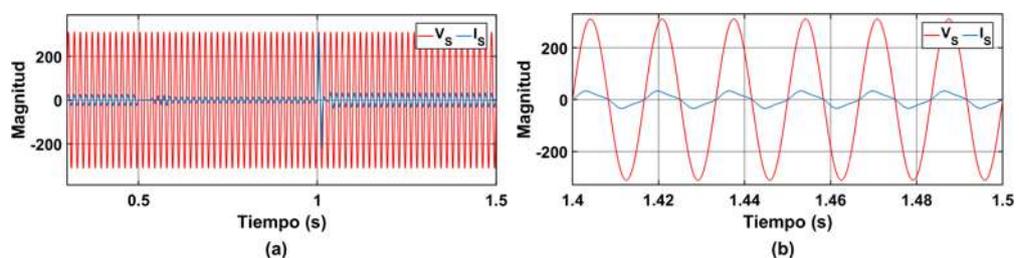


Figura 4.10: Resultado de simulación: (a) Voltaje entrada y (b) Corriente de entrada

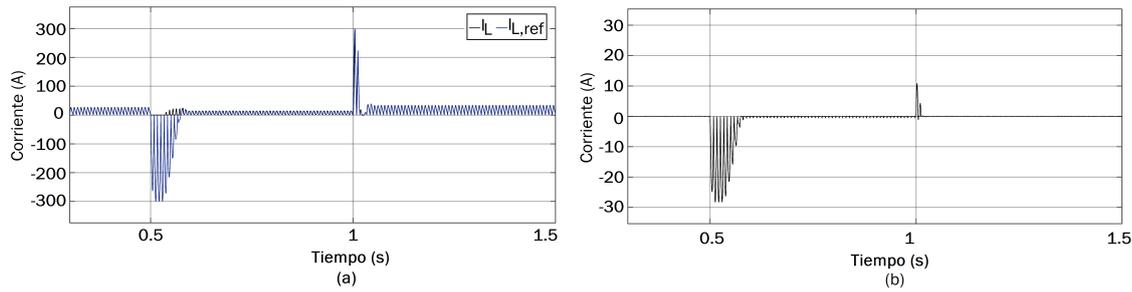


Figura 4.11: Resultado de simulación: (a) Comparación de la corriente de referencia y la corriente medida, (b) error de la corriente.

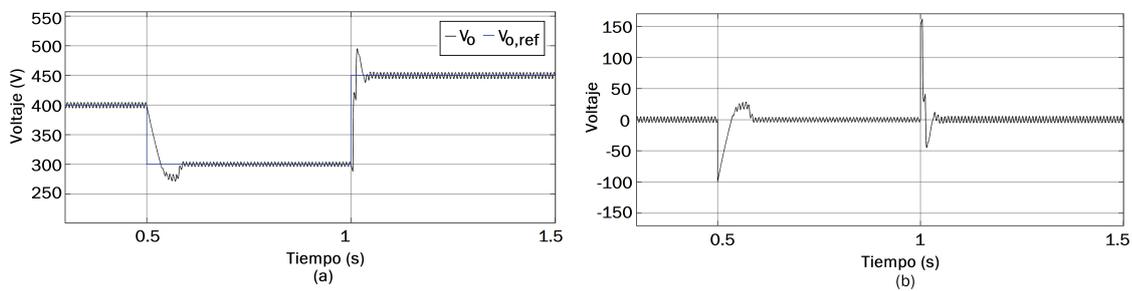


Figura 4.12: Resultado de simulación:(a) Comparación del voltaje de salida y el voltaje de referencia, (b) error del voltaje.

En la Tabla 4.5 se reportan los valores del THD observados en el corrector de factor de potencia en estado estable para un voltaje de salida $V_0 = 450V$. Se puede apreciar que la corriente de entrada presenta un porcentaje de THD de 1.66 por ciento, mientras que la corriente de salida presenta 0.78 por ciento de distorsión. Por su parte, el voltaje y la corriente en la entrada del convertidor elevador presentarán niveles de distorsión de 48.62 por ciento y 48.89 por ciento, respectivamente.

Tabla 4.5: Distorsión armónica total en variables seleccionadas para el caso A.2.

Tiempo	V_S	I_S	V_d	I_L	I_0	V_0
[s]	[%]	[%]	[%]	[%]	[%]	[%]
1.5	0	1.66	48.62	48.89	0.78	0.78

La Tabla 4.6 resume los principales resultados en términos de potencias y factor de potencia. Se puede apreciar que la potencia activa de entrada es de 4573 W, mientras

que la potencia activa de salida es de 4206W. Por lo tanto, el proceso de conversión presenta pérdidas en el orden de 367W. Además, la potencia reactiva de entrada es de -28.48 VAR. Por su parte, el factor de potencia de desplazamiento y el factor de potencia verdadero son de 1 y 0.9999, respectivamente.

Tabla 4.6: Potencia y factor de potencia para el caso A.2.

Tiempo	P_s(W)	Q_s(VAR)	P_o(W)	FPD	FP
1.5	4573	-28.48	4206	1	0.9999

En la Figura 4.13 se reporta el ciclo de trabajo en estado estable para los diferentes voltajes de salida. Se puede apreciar que para un voltaje de salida de 400 V se tienen variaciones del ciclo de trabajo entre 0.25 y 0.99 (ver Figura 4.13 (a)), De forma similar, la forma de onda del ciclo de trabajo para $V_o = 350V$ presenta valores entre 0.05 y 0.99 (Figura 4.13(b)), mientras que para $V_o = 450V$ el ciclo de trabajo varia de 0.35 a 0.99 (ver Figura 4.13 (c)). En la Figura 4.14 se reporta la forma de señal de alta frecuencia de diente de sierra de los tres niveles de voltajes que se desea controlar. De manera similar, en la Figura 4.15 se reporta le señal de conmutación de alta frecuencia.

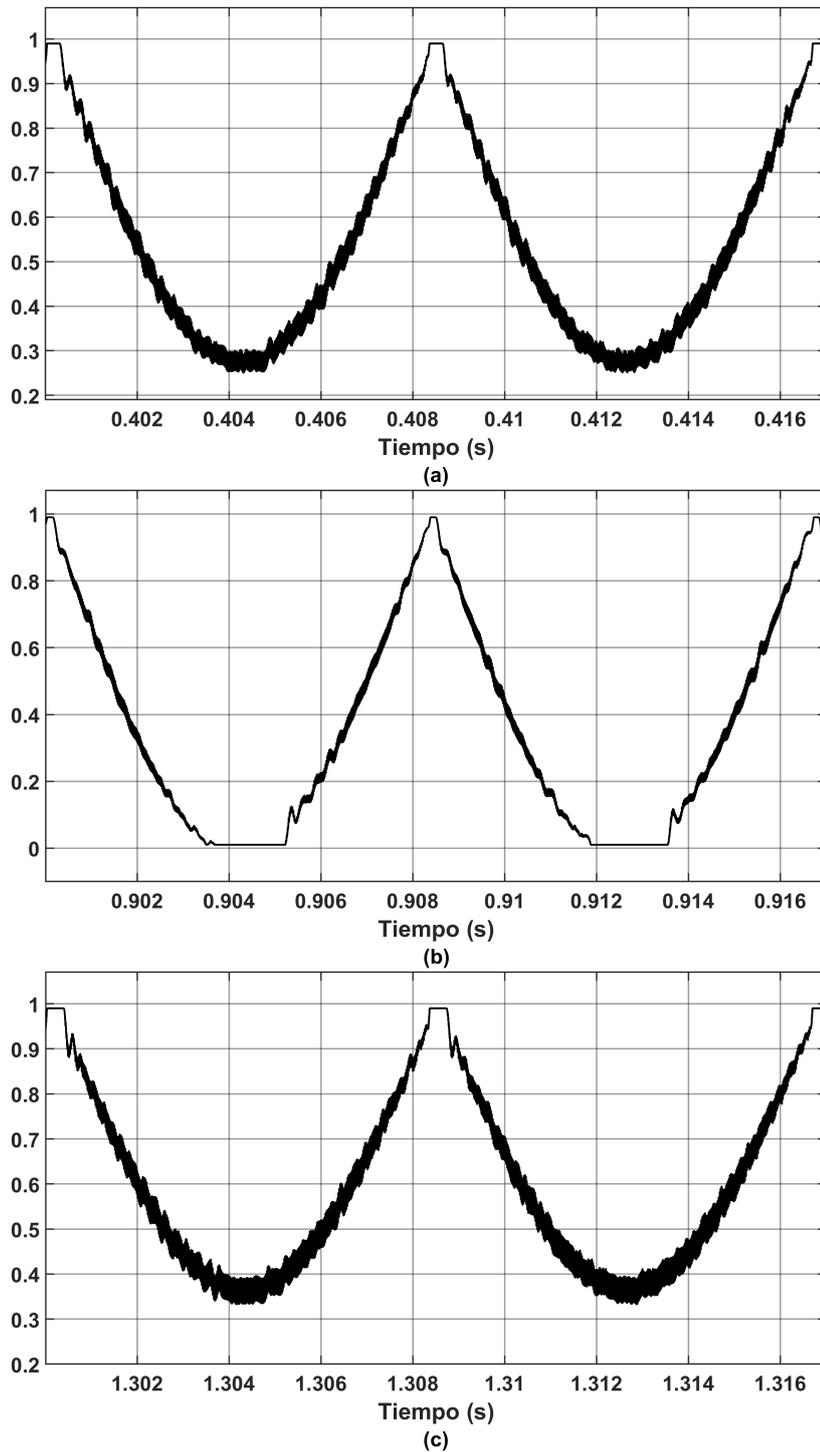


Figura 4.13: Formas de onda del ciclo de trabajo para:(a) Voltaje de salida de 400 V, (b) Voltaje de salida de 300 V y (c) Voltaje de salida de 450V.

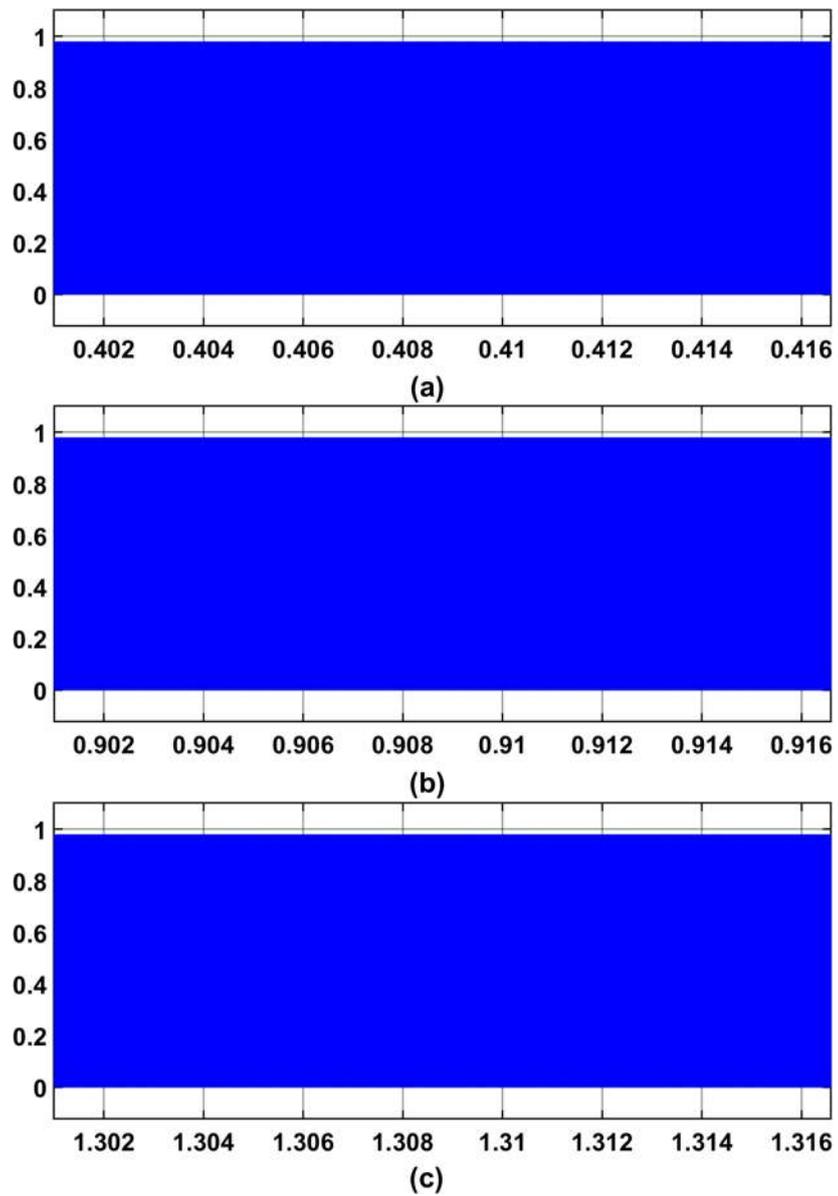


Figura 4.14: Formas de onda del señal de diente de sierra para:(a) Voltaje de salida de 400 V, (b) Voltaje de salida de 300 V y (c) Voltaje de salida de 450V.

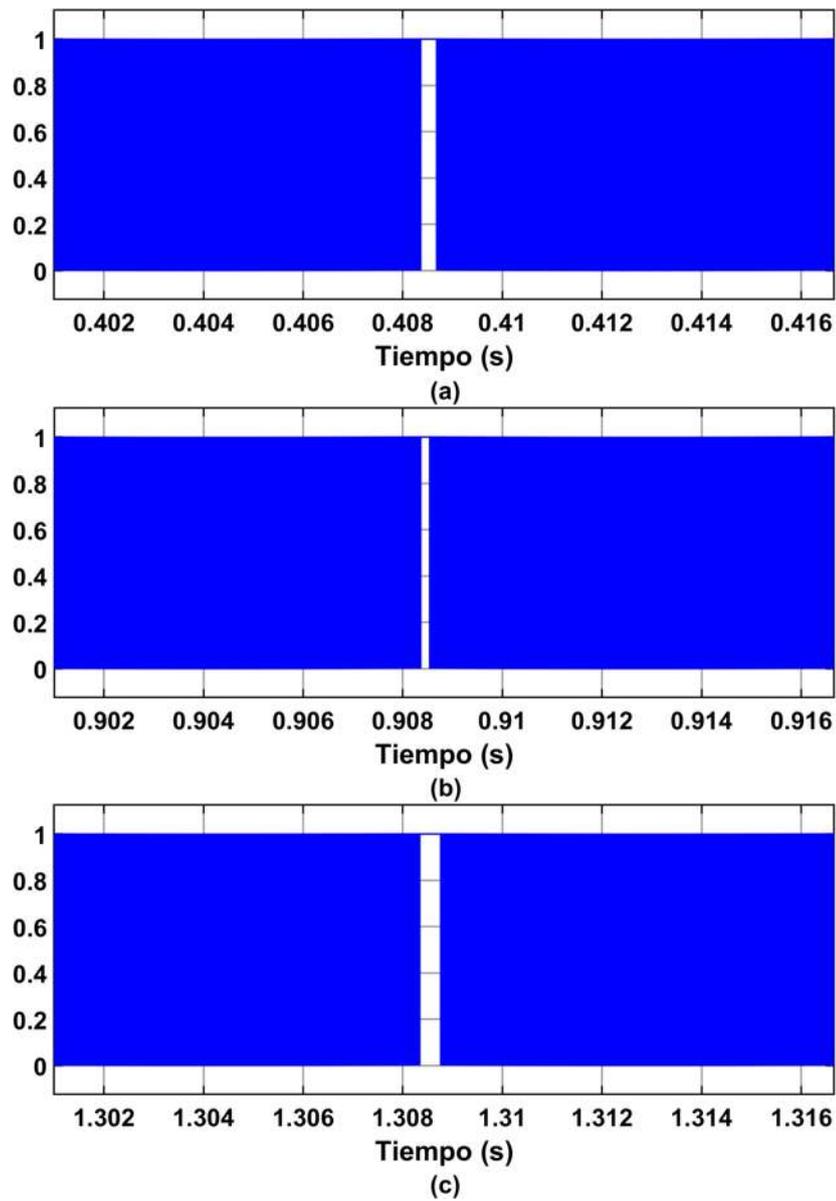


Figura 4.15: Formas de onda del señal DPWM para:(a) Voltaje de salida de 400 V, (b) Voltaje de salida de 300 V y (c) Voltaje de salida de 450V.

4.2. Caso B

En este caso de estudio se evalúa el desempeño del corrector de factor de potencia operando con un voltaje de entrada no-sinusoidal. El contenido armónico del voltaje de entrada se detalla en la Tabla 4.7.

Tabla 4.7: Contenido armónico del voltaje de entrada.

Orden armónico	Magnitud
Fundamental	220V
3°	10V
5°	5V
7°	3V

La Figura 4.16 presenta la simulación en Simulink del caso de estudio B. Por una parte, la Figura 4.15 (a) muestra la simulación en Simulink de la parte de potencia. Y, en la Figura 4.15 (b) se aprecia el esquema de control del corrector de factor de potencia.

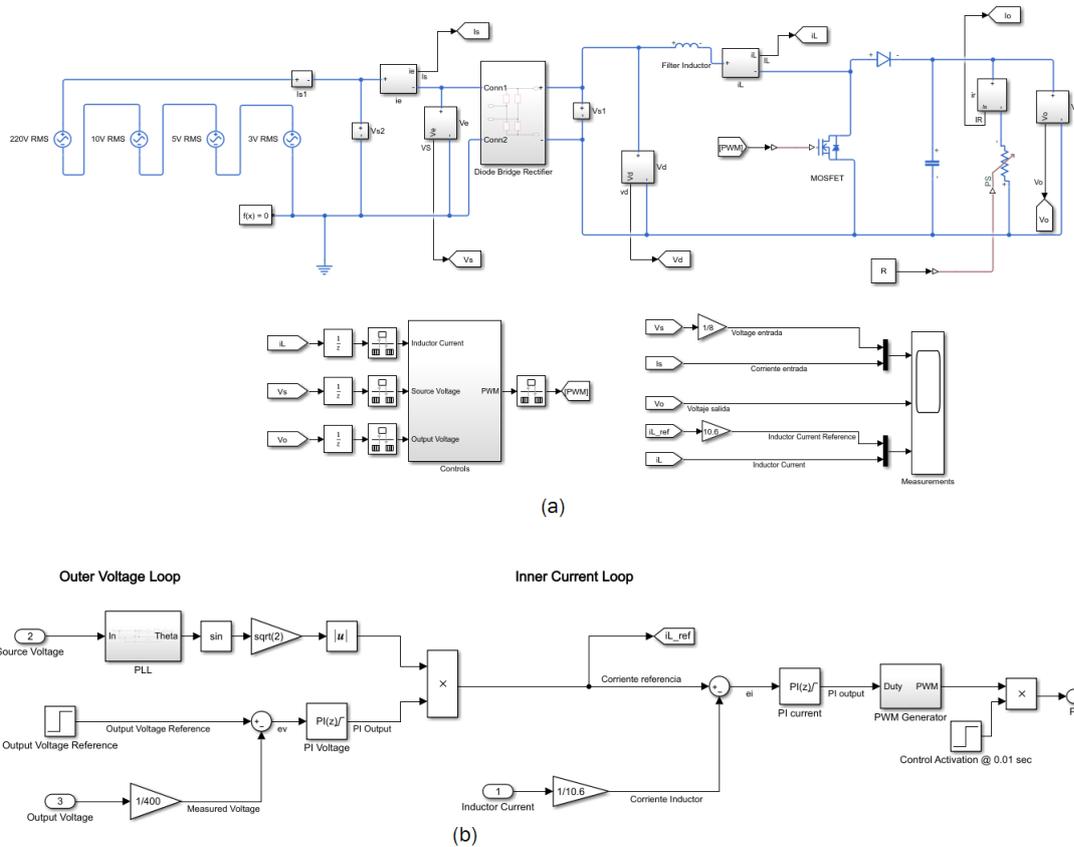


Figura 4.16: Simulación en Simulink del Caso B: (a). - Etapa de potencia y (b).- Sistema de control.

La Figura 4.17 describe las formas de onda en el tiempo de estado estable del voltaje entrada y la corriente de entrada. Se puede observar que la corriente de entrada es sinusoidal y se encuentran en fase con el voltaje. Sin embargo, se puede apreciar también un poco de distorsión en la forma de onda del voltaje y de la corriente de entrada.

Por su parte, la Figura 4.18 (a) reporta las formas de onda en estado estable de la corriente en el inductor y su correspondiente corriente de referencia, mientras que la Figura 4.18 (b) describe el error entre estas dos corrientes. Se puede apreciar que la corriente en el inductor sigue de forma adecuada a la corriente de referencia. Por lo tanto, el error en la corriente del inductor es de 0.1 A pico a pico.

La Figura 4.19 (a) describe las formas de onda del voltaje de salida y su correspondiente voltaje de referencia. Se puede observar que el voltaje de salida se controla adecuadamente en el valor de referencia establecido. Además, se puede apreciar la presencia de una frecuencia de 120 Hz, la cual está vinculado al proceso de conversión de la fuente monofásica de CA a una fuente de corriente continua. Además, la Figura 4.19 (b) indica que el error entre el voltaje de salida de referencia y el voltaje de salida medido es de aproximadamente 8 volts pico a pico.

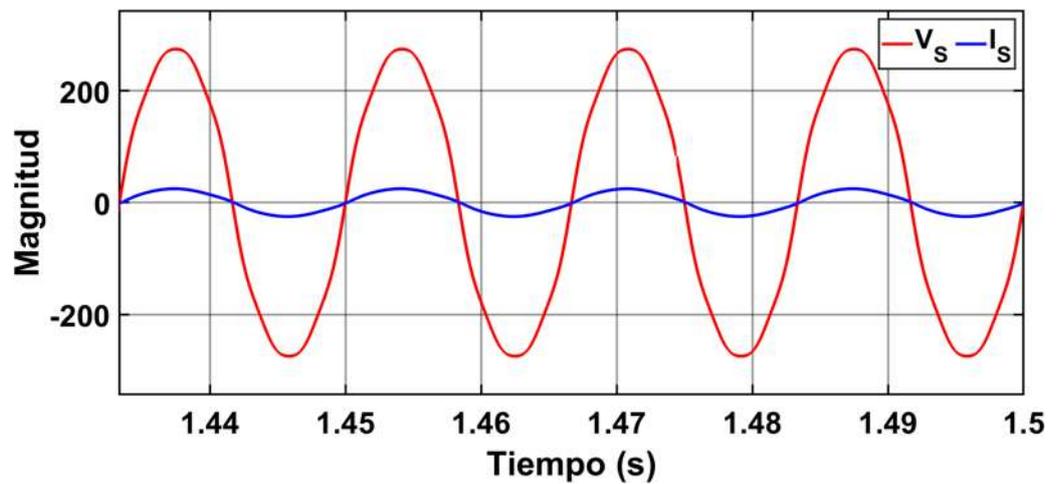


Figura 4.17: voltaje de entrada v_s y corriente de entrada i_s

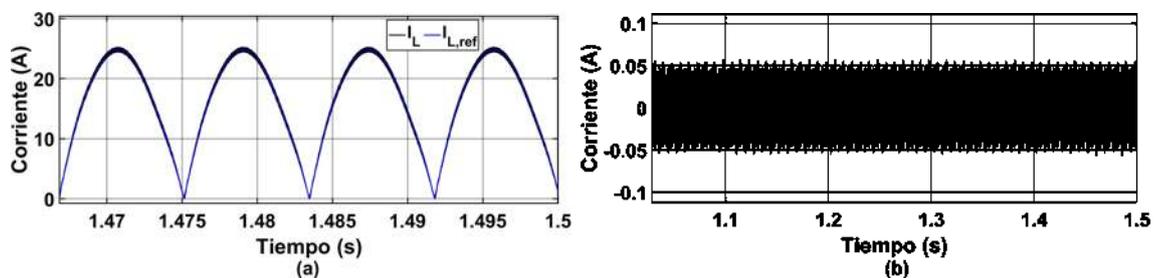


Figura 4.18: Respuesta de estado estable de la corriente de inductor: a).- Comparación de la corriente de referencia y corriente medida en el inductor, b).- error de la corriente

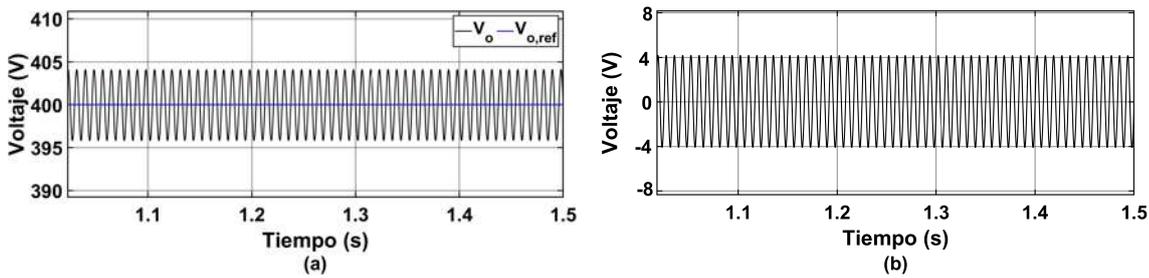


Figura 4.19: Respuesta de estado estable del voltaje de salida: , a) -Comparación del voltaje de referencia y el voltaje medido, b)- error del voltaje.

4.2.1. Contenido armónico

En esta sección se reporta el espectro armónico de formas de onda seleccionadas en el corrector de factor de potencia. Las formas de onda en el tiempo en estado estable se post-procesan usando la Transformada Rápida de Fourier.

La Figura 4.20 describe las formas de onda de estado estable del voltaje y la corriente de entrada, así como también su espectro armónico. Se puede observar que la corriente de entrada presenta un poco de distorsión en su forma de onda, lo cual se puede corroborar en su contenido armónico (ver Figura 4.20 (d)). Se puede apreciar que las magnitudes de los armónicos del tercero, quinto y séptimo orden son de 1.725, 0.173 y 0.08 por ciento, respectivamente. La presencia de distorsión armónica en la corriente de entrada se produce como consecuencia de la distorsión armónica en el voltaje de entrada.

La Figura 4.21 describe las formas de onda de estado estable del voltaje y la corriente de entrada al convertidor elevador CC-CC (Figuras 4.21 (a) y (c)). Además, las Figuras 4.21 (b) y (d) reportan el espectro armónico de dicho voltaje y corriente. Se puede observar que tanto el voltaje como la corriente de entrada al convertidor elevador presentan una componente promedio y armónicos pares. Las magnitudes de los armónicos pares en el voltaje son importantes ya que alcanzan valores de 34.3, 10.5 y 2.01 por ciento para los armónicos de segundo, cuarto y sexto orden, respectivamente. De forma similar, las magnitudes de los armónicos segundo, cuarto y sexto en la corriente son de 38.9, 14.6 y 6.6

por ciento, respectivamente.

La Figura 4.22 reporta las formas de onda del voltaje y la corriente de salida. Se puede apreciar la presencia de la segunda armónica, tanto en el voltaje como en la corriente de salida. El valor de la segunda armónica es de 0.726 por ciento tanto en el voltaje y como en la corriente.

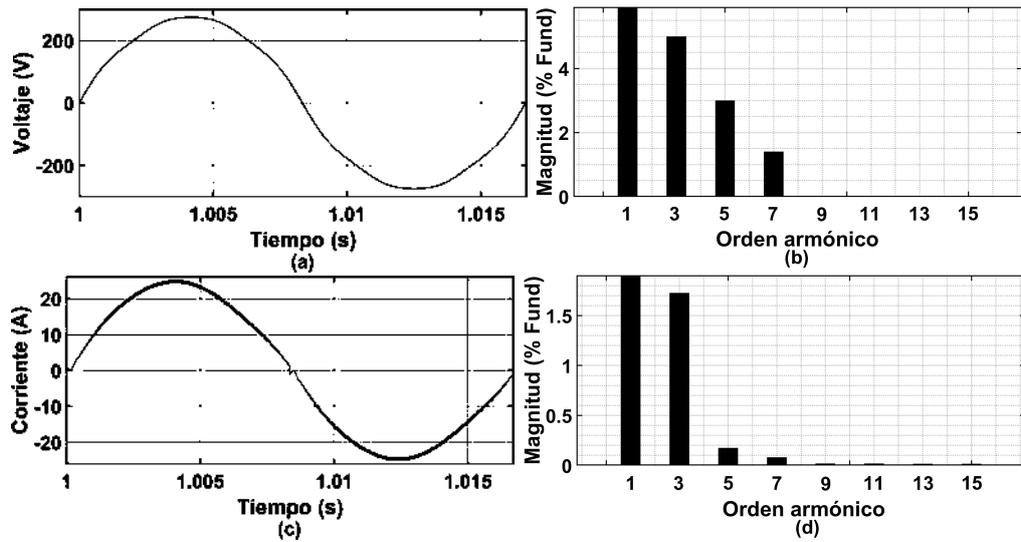


Figura 4.20: Resultados de simulación para: (a) Forma de onda en el tiempo de voltaje de entrada, (b) Contenido armónicos del voltaje de entrada, (c) Forma de onda en el tiempo de la corriente de entrada, (d) Contenido armónico de corriente de entrada

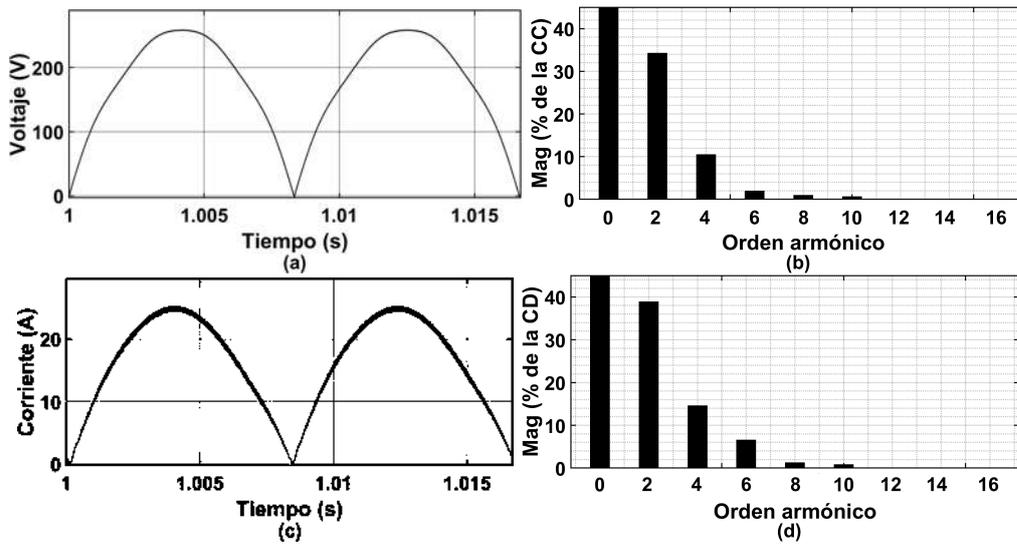


Figura 4.21: resultados de simulación: (a) Forma de onda en el tiempo de voltaje en la salida de rectificador, (b) Contenido armónico del voltaje en la salida del rectificador, (c) Forma de onda en el tiempo de la corriente en el inductor, (d) Contenido armónicos de la corriente en el inductor.

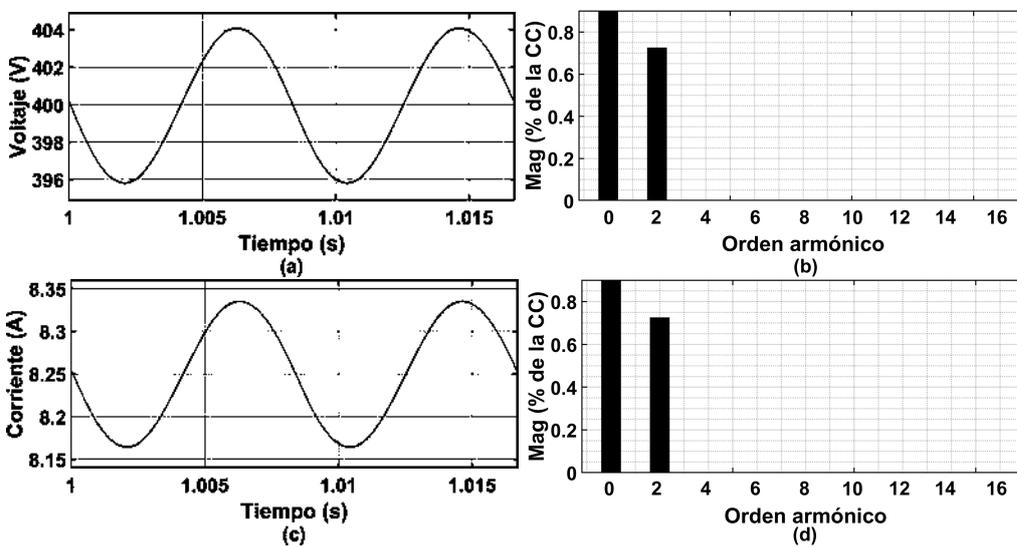


Figura 4.22: Resultados de simulación: (a) Forma de onda en el tiempo del voltaje de salida, (b) Contenido armónicos en el voltaje de salida, (c) Forma de onda en el tiempo de la corriente de salida, (d) Contenido armónicos en la corriente de salida.

El porcentaje de distorsión armónica en variables seleccionadas del corrector de factor de potencia se reporta en la Tabla 4.8. Se puede apreciar que el voltaje y la corriente de entrada presentan niveles de distorsión de 5.31 por ciento y 3.78 por ciento, respectivamente. La distorsión armónica en el voltaje y corriente en la entrada del convertidor elevador alcanza 42.67 por ciento y 62.44 por ciento, mientras que el voltaje y la corriente de salida presentan valores de 0.73 por ciento. Al comparar estos resultados con los reportados en la Tabla 4.1 del caso A, se puede apreciar que la corriente de entrada presenta un nivel de distorsión mayor. Este incremento en el nivel de distorsión tiene su origen en la distorsión del voltaje de entrada.

Por otra parte, la Tabla 4.9 resume los principales resultados en términos de potencias y factor de potencia. Se puede apreciar que la potencia activa de entrada es de 3567 W, mientras que la potencia activa de salida es de 3300 W. Por lo tanto, el proceso de conversión presenta pérdidas en el orden de 267 W. Además, la potencia reactiva de entrada es de -35.66 VAR. Por su parte, el factor de potencia de desplazamiento y el factor de potencia verdadero son de 1 y 0.9976, respectivamente.

Tabla 4.8: Distorsión armónica total en variables seleccionadas para el caso B.

V_s	I_s	V_d	I_L	V_o	
[%]	[%]	[%]	[%]	[%]	[%]
5.262	3.766	43.16	46.53	0.7369	0.7369

Tabla 4.9: Potencia y factor de potencia para el caso B.

$P_s(W)$	$Q_s(VAR)$	$P_o(W)$	(FPD)	(FP)
3567	-35.66	3300	1	0.9976

En la Figura 4.23 se reportan las formas de onda más importantes vinculadas al esquema de conmutación DPWM. Se puede apreciar que el ciclo de trabajo varía entre 0.35 y 0.99 a lo largo del periodo $\frac{1}{60}$. Por su parte, la Figura 4.22(b) presenta la señal diente de sierra de alta frecuencia, mientras que la Figura 4.22(c) describe la señal de conmutación PWM resultante. La Figura 4.24 presenta el acercamiento de la Figura 4.23.

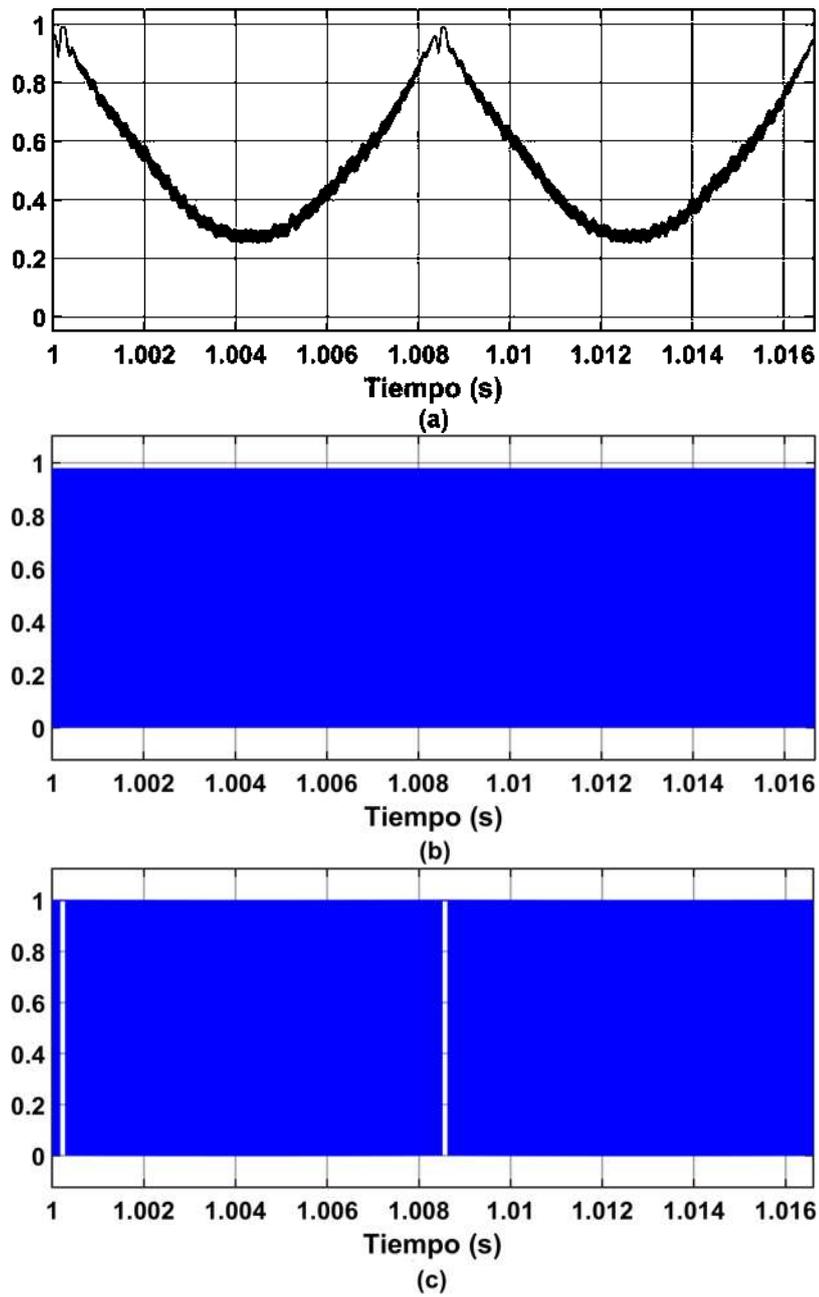


Figura 4.23: Formas de onda del esquema de conmutacion DPWM : a)- ciclo de trabajo, b)- diente de sierra y c)- señal de conmutacion.

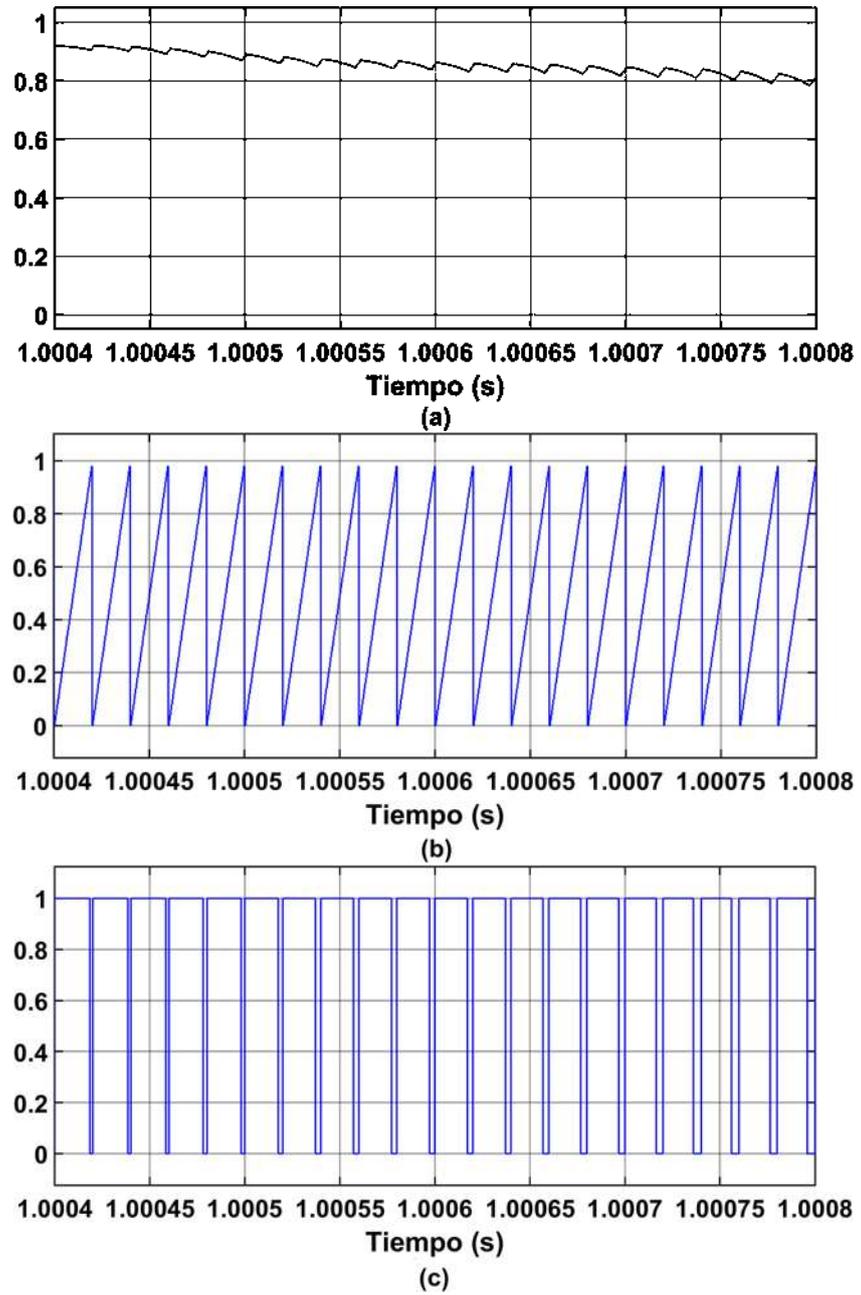


Figura 4.24: Formas de onda del esquema de conmutacion DPWM : a)- ciclo de trabajo, b)- diente de sierra y c)- señal de conmutacion.

4.3. Caso C

En este caso de estudio se analiza el desempeño del corrector de factor de potencia entrelazado de 6.6 kW. Este sistema consiste de dos correctores de factor de potencia de 3.3 kW cada uno operando de manera independiente y en paralelo. La Tabla 4.10 sintetiza los parámetros utilizados en el experimento de simulación. El sistema de control se evalúa bajo condiciones de estado estable. Se puede apreciar que el voltaje de entrada es bifásico de 220V. Este voltaje se utiliza comúnmente en cargadores nivel II. El desempeño en estado estable se comprobó conectando una carga a la salida del corrector de factor de potencia entrelazado. Dicha carga representa la demanda de potencia de la batería de un vehículo Nissan Leaf durante el proceso de recarga en el modo de corriente constante. El desempeño del controlador se evalúa cuando la carga a la salida del corrector de factor de potencia entrelazado se modifica a la largo de la simulación con el propósito de describir el proceso de recarga de la batería de un vehiculo electrico Nissan Leaf.

La simulación se realiza en MATLAB/ Simulink para verificar la topología y la estrategia de control del corrector de factor de potencia. Se utiliza el método de integración Runge-Kutta con un paso de integración de $0.1\mu s$. Los parámetros del sistema se reportan en la Tabla 4.10.

Tabla 4.10: Parámetros de diseño del CFP entrelazado.

Potencia de salida	6.6 kW
Voltaje de entrada	220 V
Rizado de corriente	1.3835 A
Frecuencia de conmutación	50 kHz
Frecuencia de la red	60 Hz
Voltaje de salida mínimo	340 V
Voltaje de salida de referencia	400 V
Eficiencia	92
Inductancia	2 mH
Capacitancia	2.5 mF
Frecuencia de muestreo	2500kHz

La Figura 4.25 presenta la simulación en Simulink del caso de estudio C. Por una parte, la Figura 4.25 (a) muestra la simulación en Simulink de la parte de potencia. Y, en la Figura 4.25 (b) se aprecia el esquema de control del corrector de factor de potencia.

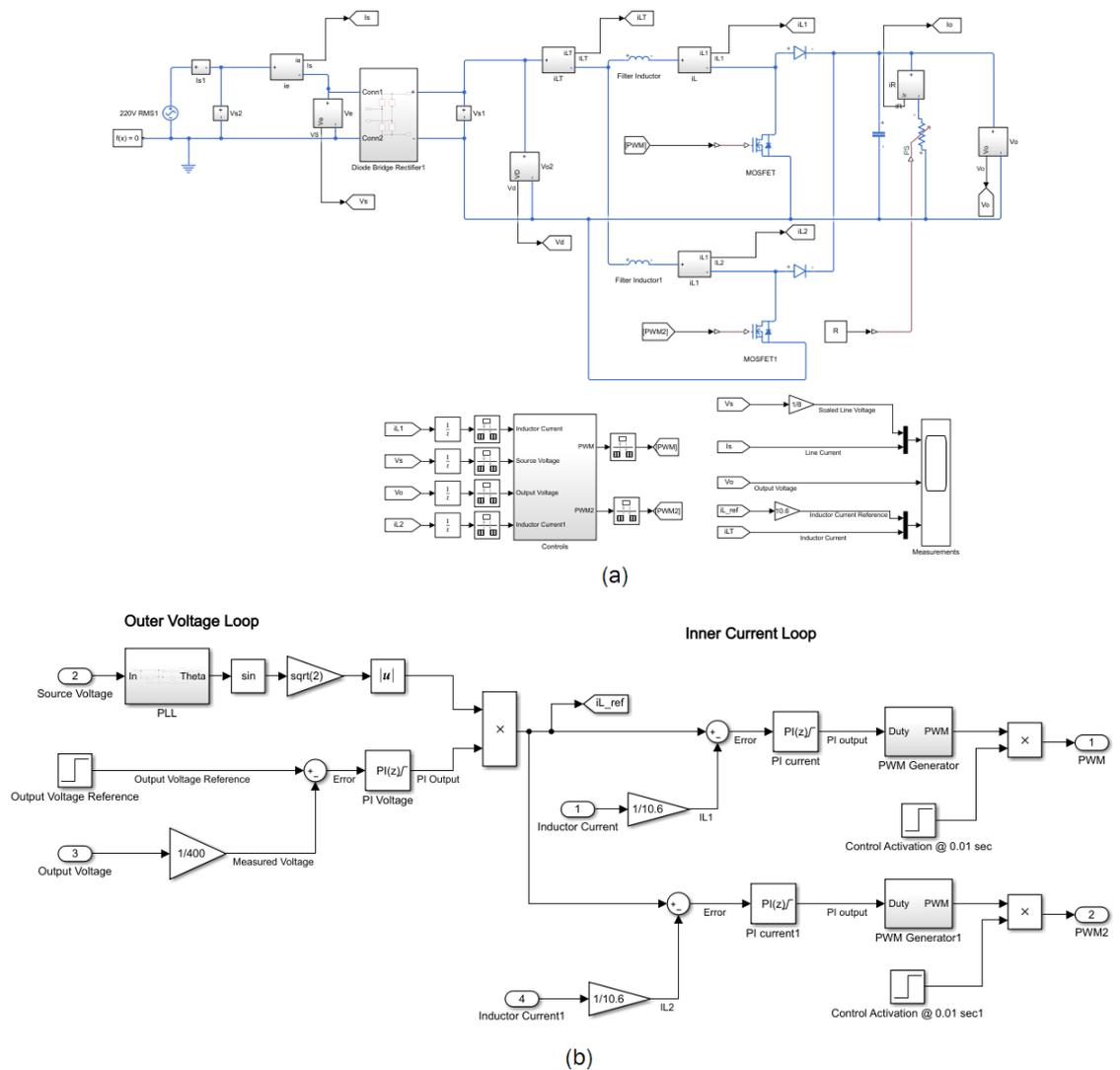


Figura 4.25: Simulación en Simulink del Caso C: (a). - Etapa de potencia y (b).- Sistema de control.

4.3.1. Operación en estado estable - Carga constante

La Figura 4.26 describe las formas de onda en el tiempo de estado estable del voltaje entrada y la corriente de entrada. Se puede observar que el voltaje de entrada y la corriente de entrada son sinusoidales y se encuentran en fase. Por su parte, La Figura 4.26 describe las formas de onda del voltaje de salida y su correspondiente voltaje de referencia. Se puede observar que el voltaje de salida se controla adecuadamente en el valor de referencia establecido. Además, se puede apreciar la presencia de una frecuencia de 120 Hz, la cual está vinculado al proceso de conversión de la fuente monofásica de CA a una fuente de corriente continua. Además, la Figura 4.26 (b) indica que el error entre el voltaje de salida de referencia y el voltaje de salida medido es menor a 16 volts pico a pico. La Figura 4.27(a) y (b) reportan las formas de onda en estado estable de las corrientes de entrada en los dos convertidores elevadores. Se puede apreciar que en los dos convertidores elevadores la corriente en el inductor sigue de forma adecuada a la corriente de referencia. Por lo tanto, el error en la corriente del inductor 1 y 2 es menor de 0.15 A pico a pico (ver Figura 4.23 (b) y (d)).

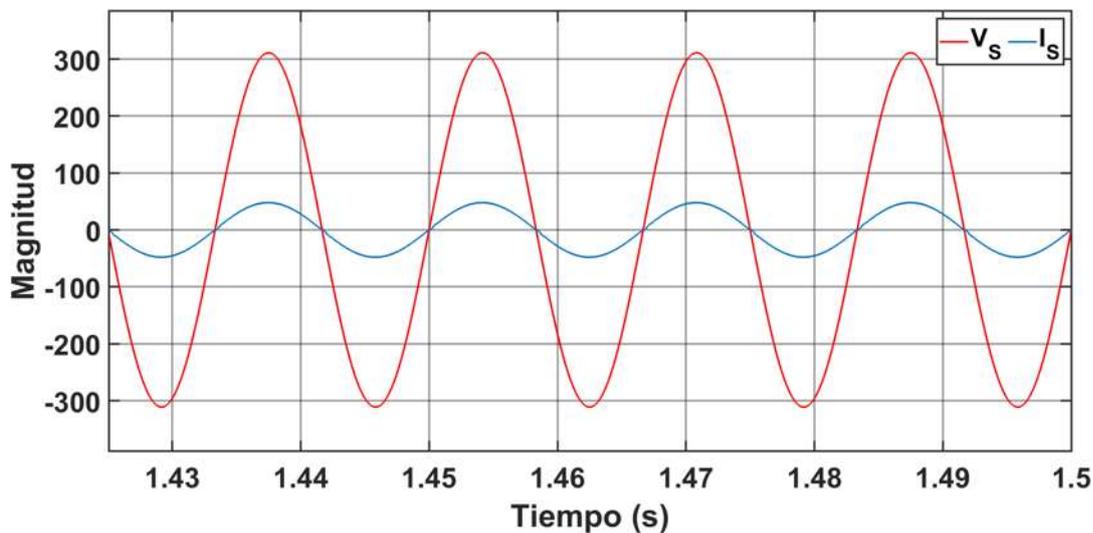


Figura 4.26: Respuesta de estado estable del voltaje y la corriente de entrada.

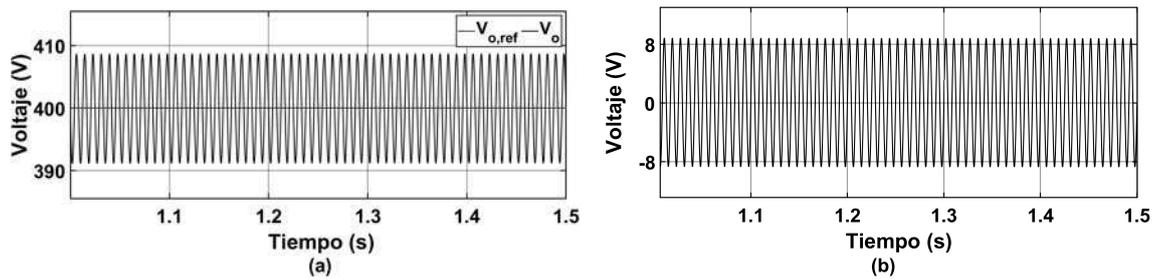


Figura 4.27: Respuesta de estado estable del voltaje de salida: (a) Forma de onda en el tiempo del voltaje medida y de referencia, (b) error del voltaje

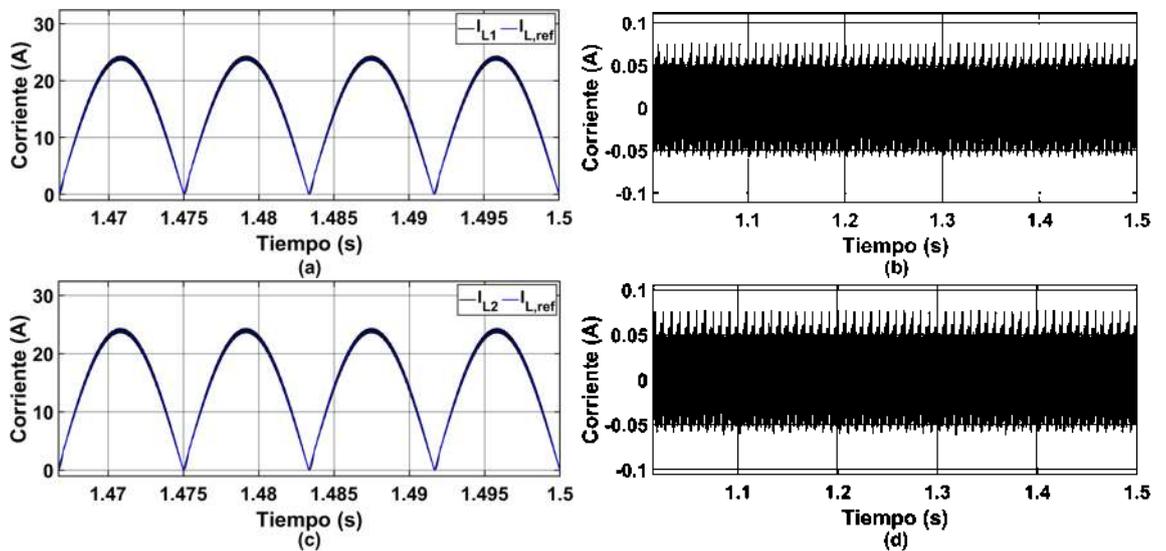


Figura 4.28: Respuesta de estado estable de las corrientes en los inductores: (a) Comparación de la corriente de referencia y medida en el inductor 1, (b) Error de la corriente en el inductor 1, (c) Comparación de la corriente de referencia y medida en el inductor 2 y (d) error de la corriente en el inductor 2.

4.3.2. Contenido armónico

En esta sección se reporta el espectro armónico de formas de onda seleccionadas en el corrector de factor de potencia. Las formas de onda en el tiempo en estado estable se post-procesan usando la Transformada Rápida de Fourier.

La Figura 4.28 describe las formas de onda de estado estable del voltaje y la corriente de entrada, así como también su espectro armónico. Se puede observar que la corriente de entrada presenta un poco de distorsión en su forma de onda, lo cual se puede corroborar en su contenido armónico (ver Figura 4.28 (d)). Se puede apreciar que las magnitudes de los armónicos tercero, quinto y séptimo son de 0.25, 0.16 y 0.15 por ciento, respectivamente.

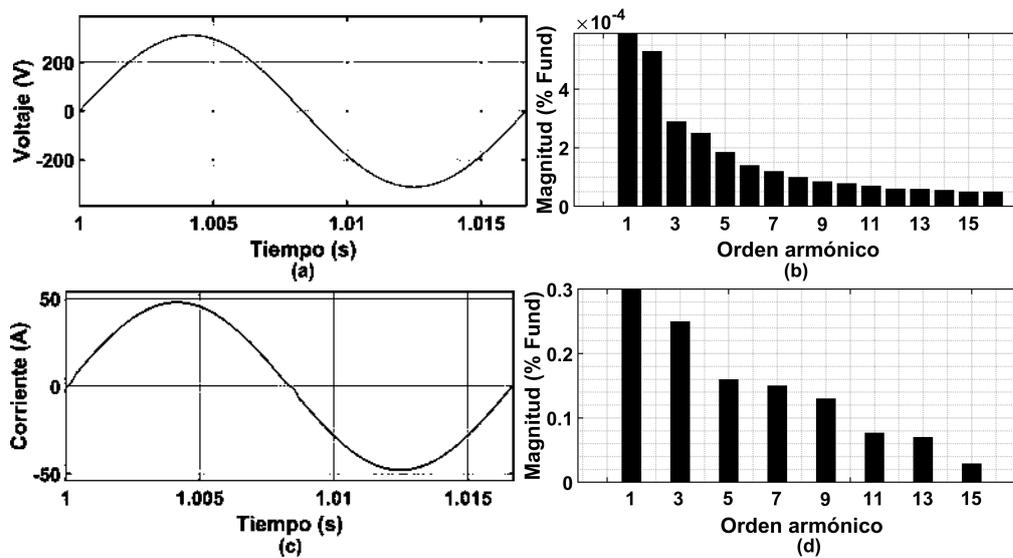


Figura 4.29: Resultados de simulación para: (a) Voltaje de entrada en el tiempo, (b) Contenido armónico del voltaje de entrada, (c) Corriente de entrada en el tiempo, (d) Contenido armónico de la corriente de entrada

La Figura 4.29 describe las formas de onda de estado estable del voltaje y la corriente de salida. Se puede apreciar la presencia de la segunda armónica, tanto en el voltaje como en la corriente de salida. El valor de la segunda armónica es de 1.495 por ciento tanto en el voltaje y como en la corriente.

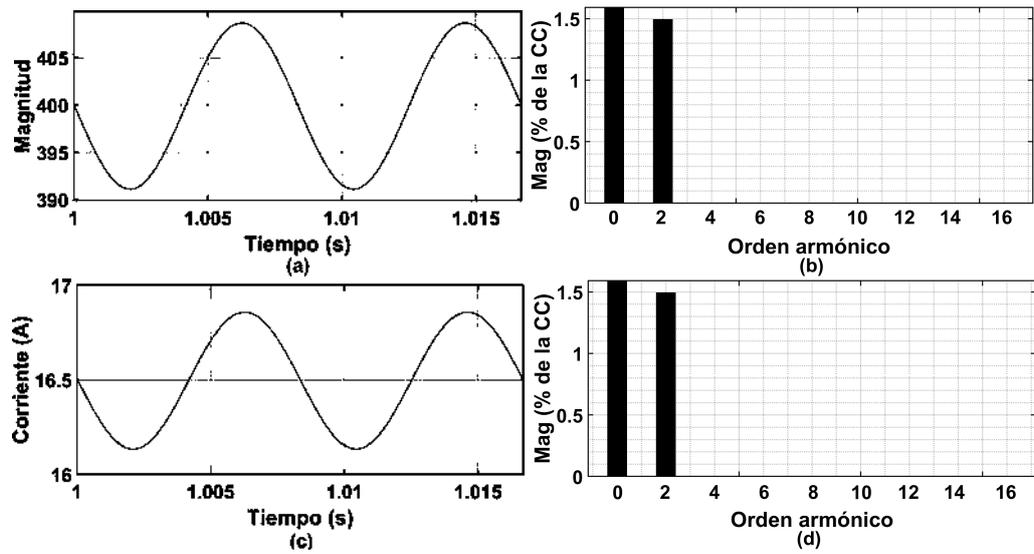


Figura 4.30: Resultados de simulación para: (a) Voltaje de salida en el tiempo, (b) Contenido armónico del voltaje de salida, (c) Corriente de salida en el tiempo y (d) Contenido armónico de la corriente de salida.

La Figura 4.30 describe las formas de onda de estado estable del voltaje y las corrientes de entrada en los dos convertidores elevadores CC-CC. Primeramente, las Figuras 4.30 (a), (c), (e) y (g) describen la formas de onda de estado estable del voltaje de salida del rectificador, de la corriente en el inductor 1, la corriente en el inductor 2 y la corriente total que representa la suma de las corrientes en los inductores 1 y 2, respectivamente. Además, las Figuras 4.30 (b) reporta el espectro armónico del voltaje de rectificador, las magnitudes de los armónicos pares son importantes en el voltaje despues del rectificador ya que alcanzan valores de 34.9, 10.7 y 2.015 porciento para los armónicos 2, 4 y 6, respectivamente. La Figura 4.30 (d), (f) reportan los espectros armónico de las corrientes en las dos ramas de inductores donde las magnitudes de los armónicos segundo, cuarto y sexto son de 34.6, 10.6, y 2.04 porciento, respectivamente. Además los armónicos en la corriente total tienen los magnitudes de 34.5, 10.4 y 2.25 por los armónicos 2, 4 y 6 como esta reportado en la Figura 2.30 (h) .

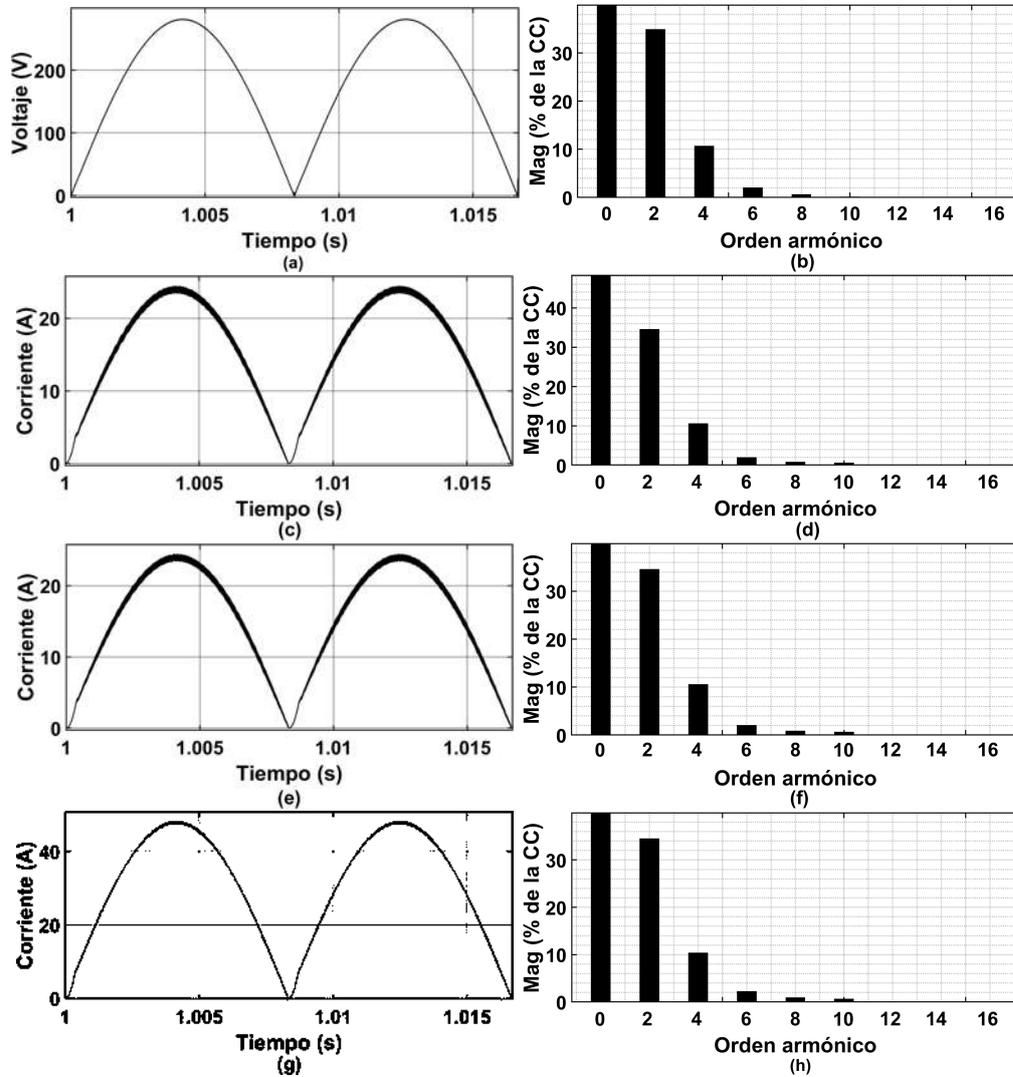


Figura 4.31: Resultados de simulación para: (a) Voltaje de salida rectificador, (b) Contenido armónico del voltaje rectificado, (c) Corriente del Inductor 1 en el tiempo, (d) Contenido armónico de la corriente en inductor1, (e) Corriente del Inductor 2 en el tiempo, (f) Contenido armónico de la corriente del inductor 2, (g) Corriente total en los Inductores en el tiempo, (h) Contenido armónico Corriente total en los Inductores

En la Tabla 4.11 se observa los valores del THD del corrector de factor de potencia en estado estable en un conjunto de variables seleccionadas. Se puede apreciar que la corriente de entrada presenta un porcentaje THD de 0.87 por ciento, mientras que la corriente de salida presenta 1.55 por ciento de distorsión. Por su parte, el voltaje y las corrientes en las entradas de los convertidores elevador presentarán niveles de distorsión de 48.63 por ciento y 48.76 por ciento en el inductor 1 y 2.

Tabla 4.11: Distorsión armónica total en variables seleccionadas para el caso C.I.

V_S	I_S	V_d	I_{LT}	I_{L1}	I_{L2}	I_o	V_o
[%]	[%]	[%]	[%]	[%]	[%]	[%]	[%]
0	0.87	48.63	48.74	48.76	48.76	1.55	1.55

La Tabla 4.12 resume los principales resultados en términos de potencias y factor de potencia. Se puede apreciar que la potencia activa de entrada es de 7450 W, mientras que la potencia activa de salida es de 6600W. Por lo tanto, el proceso de conversión presenta pérdidas en el orden de 850W. Además, la potencia reactiva de entrada es de -40 VAR. Por su parte, el factor de potencia de desplazamiento y el factor de potencia verdadero son de 1 y 0.9999, respectivamente.

Tabla 4.12: Potencia y factor de potencia para el caso C.I.

$P_s(W)$	$Q(VAR)$	$P_o(W)$	FPD	FP
7450	-40	6600	1	0.9999

La Tabla 4.13 resume los resultados de simulación en términos de la distorsión armónica total en variables seleccionadas. Dichos resultados se obtienen variando el defasamiento de los módulos DPWM en los dos convertidores elevadores. Se puede apreciar que el THD en la corriente de entrada se reduce a un valor mínimo de 0.87 por ciento cuando se utiliza un valor de defasamiento de 180 grados. Además, se puede apreciar que el porcentaje THD en el resto de las variables se mantienen sin cambios al variar el defasamiento.

Tabla 4.13: Distorsión armónica en variables seleccionadas al variar el defasamiento en el corrector de factor de potencia entrelazado

Defasamiento (grados)	THD [%]					
	I_S	V_d	I_{L1}	I_{L2}	I_{LT}	V_o
0	1.67	48.63	48.76	48.76	48.76	1.55
36	1.61	48.63	48.76	48.76	48.76	1.55
72	1.45	48.63	48.76	48.76	48.75	1.55
108	1.212	48.63	48.76	48.76	48.74	1.55
144	0.9877	48.63	48.76	48.76	48.74	1.55
180	0.87	48.63	48.76	48.76	48.74	1.55
216	0.91	48.63	48.76	48.76	48.74	1.55
252	1.119	48.63	48.76	48.76	48.74	1.55
288	1.361	48.63	48.76	48.76	48.75	1.55
324	1.556	48.63	48.76	48.76	48.76	1.55
360	1.658	48.63	48.76	48.76	48.76	1.55

En la Figura 4.31 se reportan las formas de onda más importantes vinculadas al esquema de conmutación DPWM. Se puede apreciar que el ciclo de trabajo varía entre 0.3 y 0.99 a lo largo del periodo $\frac{1}{60}$. Por su parte, la Figura 4.27(b) presenta la señal diente de sierra de alta frecuencia, mientras que la Figura 4.27(c) describe la señal de conmutación DPWM resultante. La Figura 4.32 presenta el acercamiento de la Figura 4.31.

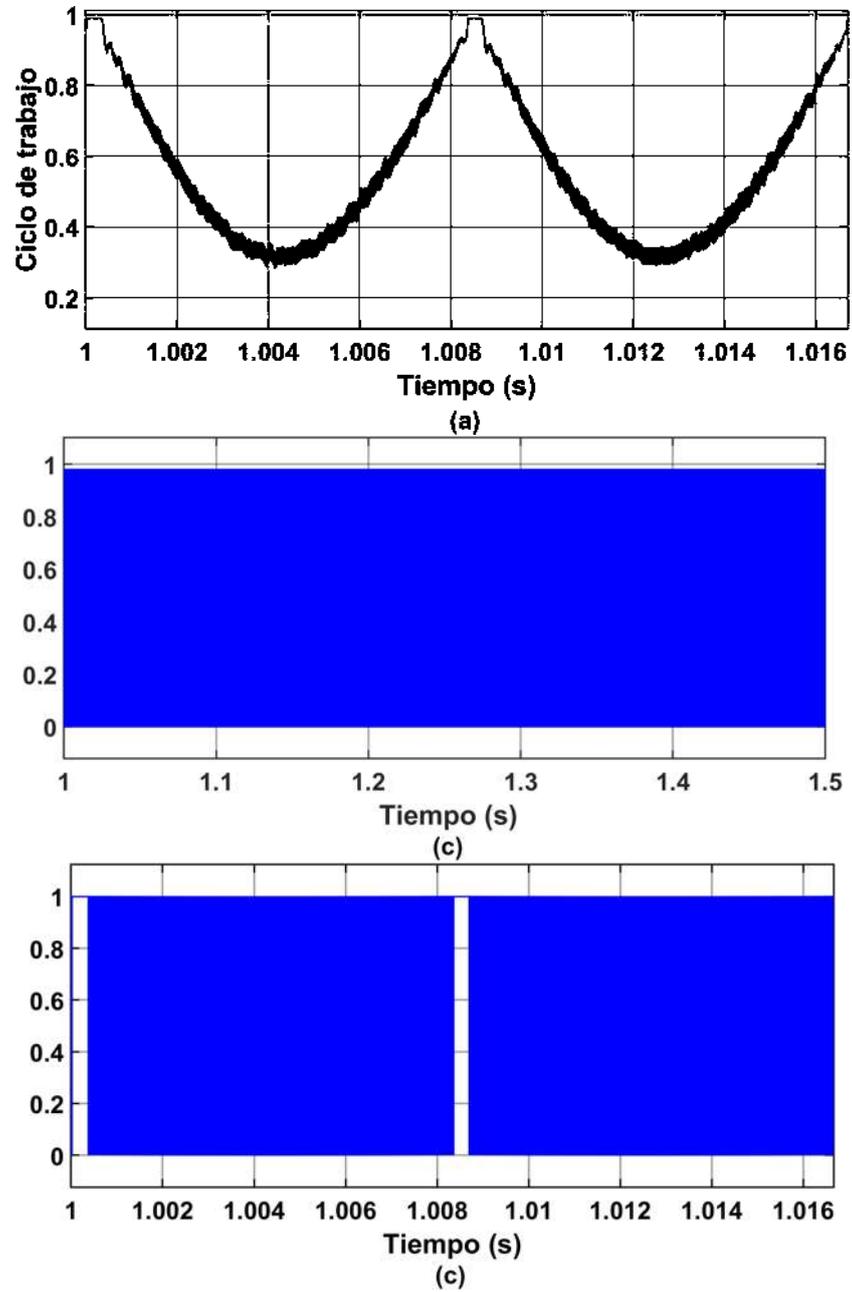


Figura 4.32: Formas de onda del esquema de conmutacion DPWM : a)- ciclo de trabajo, b)- diente de sierra y c)- señal de conmutacion.

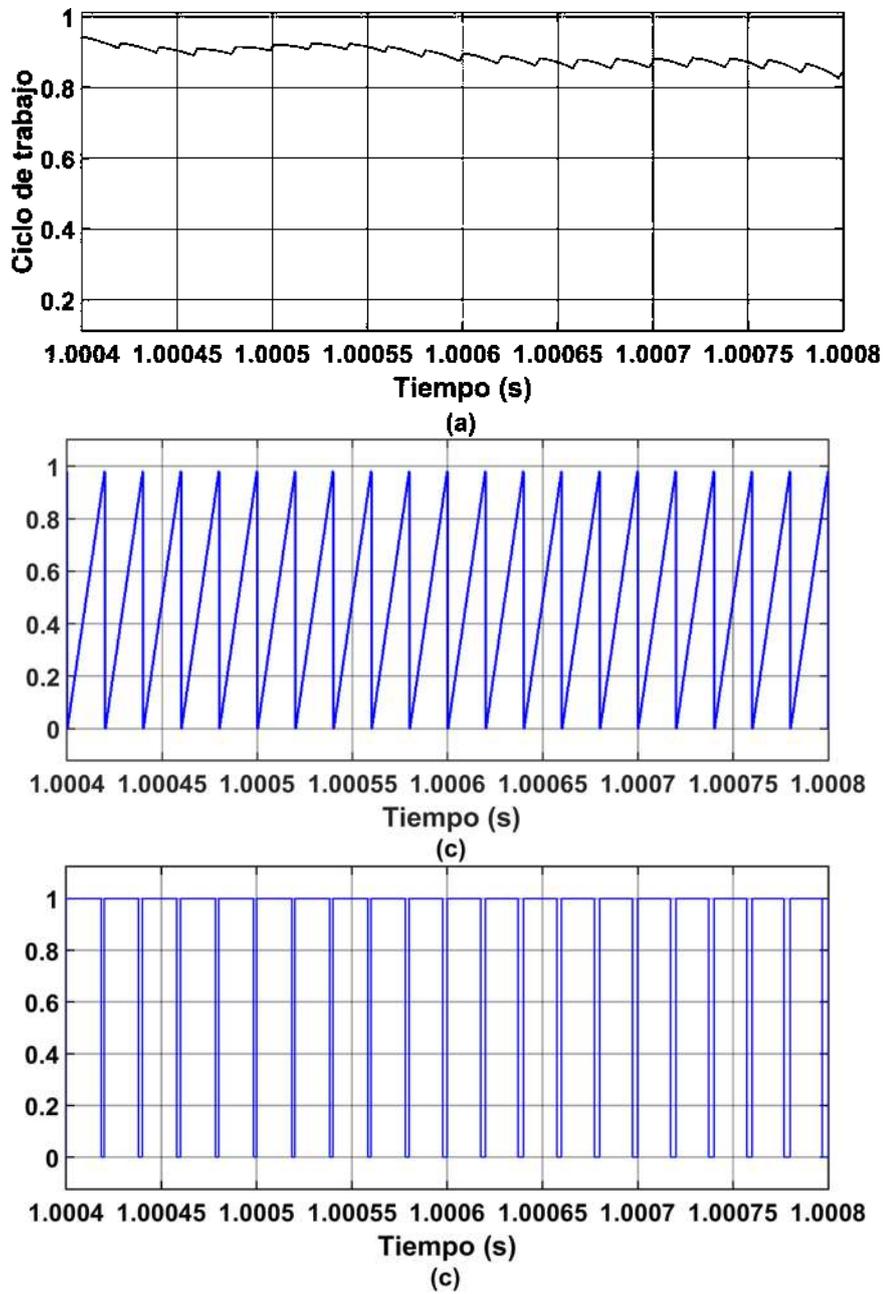


Figura 4.33: Formas de onda del esquema de conmutación DPWM : a)- ciclo de trabajo, b)- diente de sierra y c)- señal de conmutación.

4.3.3. Operación en estado estable - carga variable

En esta sección se analiza, la respuesta del sistema de control en estado estable que se obtiene mediante la variación de la carga resistiva conectada a la salida del corrector de factor de potencia entrelazado. La Figura 4.33 describe las formas de onda típicas de la potencia demandada y del estado de carga de la batería de ion de litio durante el proceso de recarga de un vehículo eléctrico. Se puede observar que el proceso de recarga está caracterizado por un instante de tiempo específico que se conoce como punto intermedio (t_m), el cual se define como el instante de tiempo en donde se cambia del modo de carga de corriente constante al modo de carga a voltaje constante. Este tiempo (t_m) se alcanza cuando el estado de carga de la batería es de 90 por ciento [Vega-Ayala, 2018]. Los modos de carga de corriente y voltaje constantes los determina la segunda etapa de conversión que se localiza después del corrector de potencia. Dicha etapa de conversión no fue implementada en este trabajo. Por lo tanto, en este trabajo se tomó la determinación de simular la presencia de la batería de ion de litio mediante la variación de una resistencia de carga.

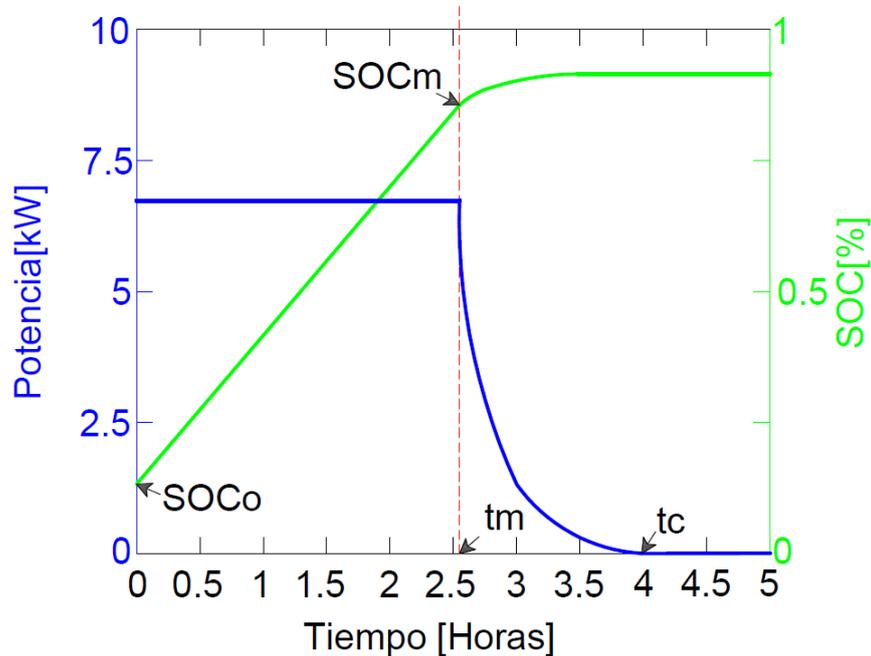


Figura 4.34: Formas de onda del proceso de carga de una batería de ion de litio.

Cabe mencionar que el proceso de recarga de un vehículo eléctrico como el Nissan Leaf mediante un cargador nivel II tiene una duración aproximada de 4 horas. Sin embargo, la simulación en Matlab/Simulink del corrector de factor de potencia con un paso de integración de $0.1\mu s$ presenta retos muy importantes ya que el almacenamiento en memoria RAM y en el disco duro se satura. Por lo tanto, en este trabajo se decidió simular la transición del modo de carga de corriente constante al modo de carga de voltaje constante.

Con el propósito de representar el proceso de recarga de vehículo eléctrico reportado en [Online, 2013], se aproximó la demanda de potencia activa por parte del banco de baterías mediante el ajuste de la resistencia de carga según se indica en la Tabla 4.14.

Tabla 4.14: Resultados de mediciones del experimento

Tiempo	Voltaje	Potencia	Resistencia
[h]	V	W	Ω
2h52min	400	6600	24.2424
2h53min	400	6000	26.666
2h54min	400	5500	29.09
2h54.5min	400	5000	32
2h56min	400	4500	35.555
2h58min	400	4000	40
3h	400	3500	45.714
3h2min	400	3000	53.333
3h3.5min	400	2500	64
3h8min	400	2000	80
3h11min	400	1500	106.666
3h15min	400	1000	160
3h30min	400	500	320
3h44min	400	250	640
4h	400	200	800
4h15	400	150	1066.667
4h22	400	100	1600
4h37	400	50	3200

La Figura 4.34 describe las formas de onda en estado estable de la corriente de entrada en el corrector de factor de potencia entrelazado. Se aprecia como la corriente en la entrada disminuye con el aumento del valor de la resistencia hasta alcanza un valor de inferior a 4 A pico a pico, lo cual indica una disminución de consumo de corriente de 96 %.

De manera similar, la Figura 4.35 describe la forma de onda en estado estable del voltaje de salida. Se puede apreciar que el sistema de control es capaz de mantener la regulación del voltaje de salida en un valor de 400V cuando se varia la carga resistiva.

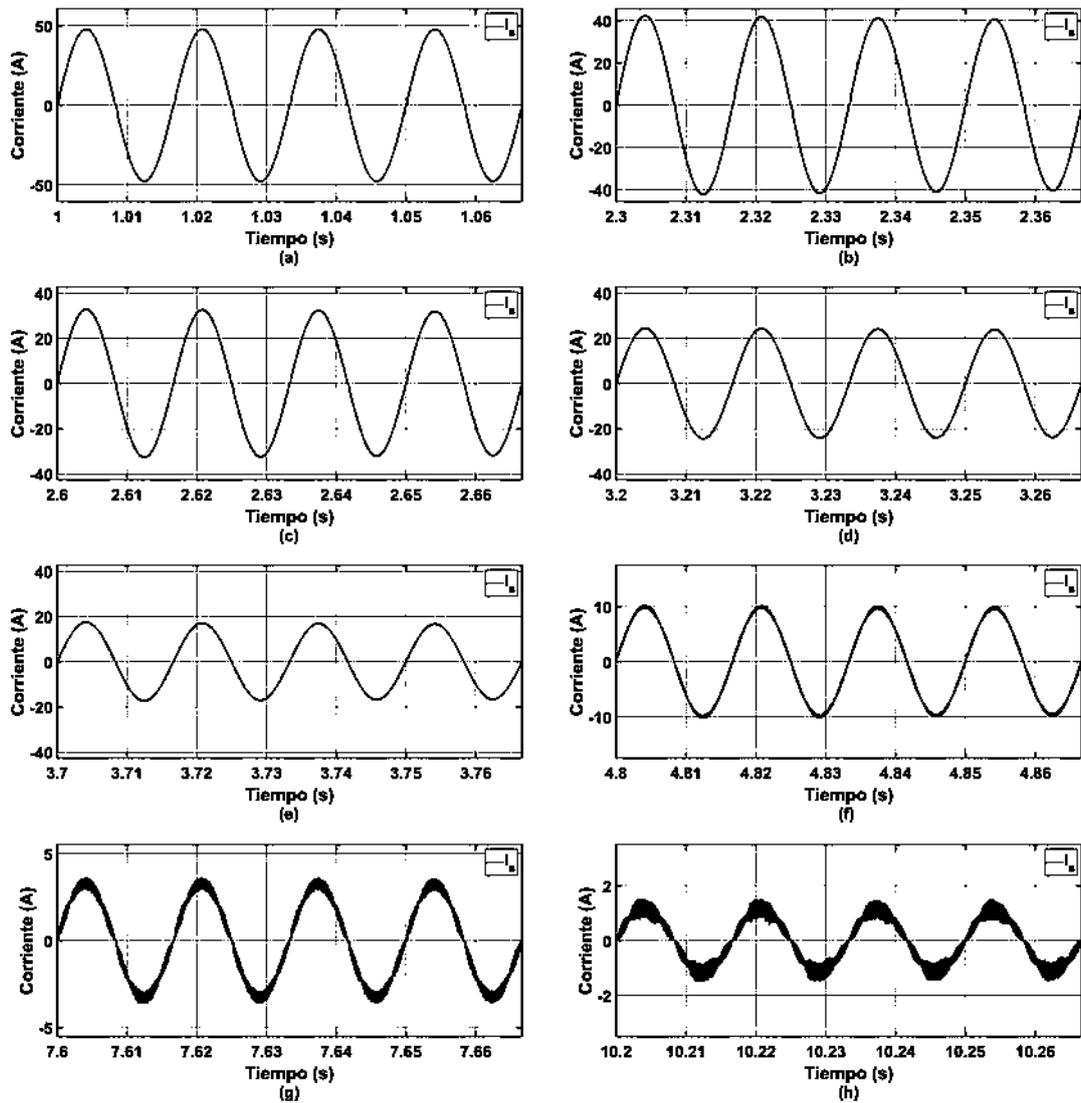


Figura 4.35: Corriente de entrada del CFP entrelazado en estado estable para: a).- $R = 24.24\Omega$, b).- 29.09Ω , c).- 35.55Ω , d).- 45.71Ω , e).- 64.0Ω , f).- 106.66Ω , g).- 320Ω , h).- 800Ω .

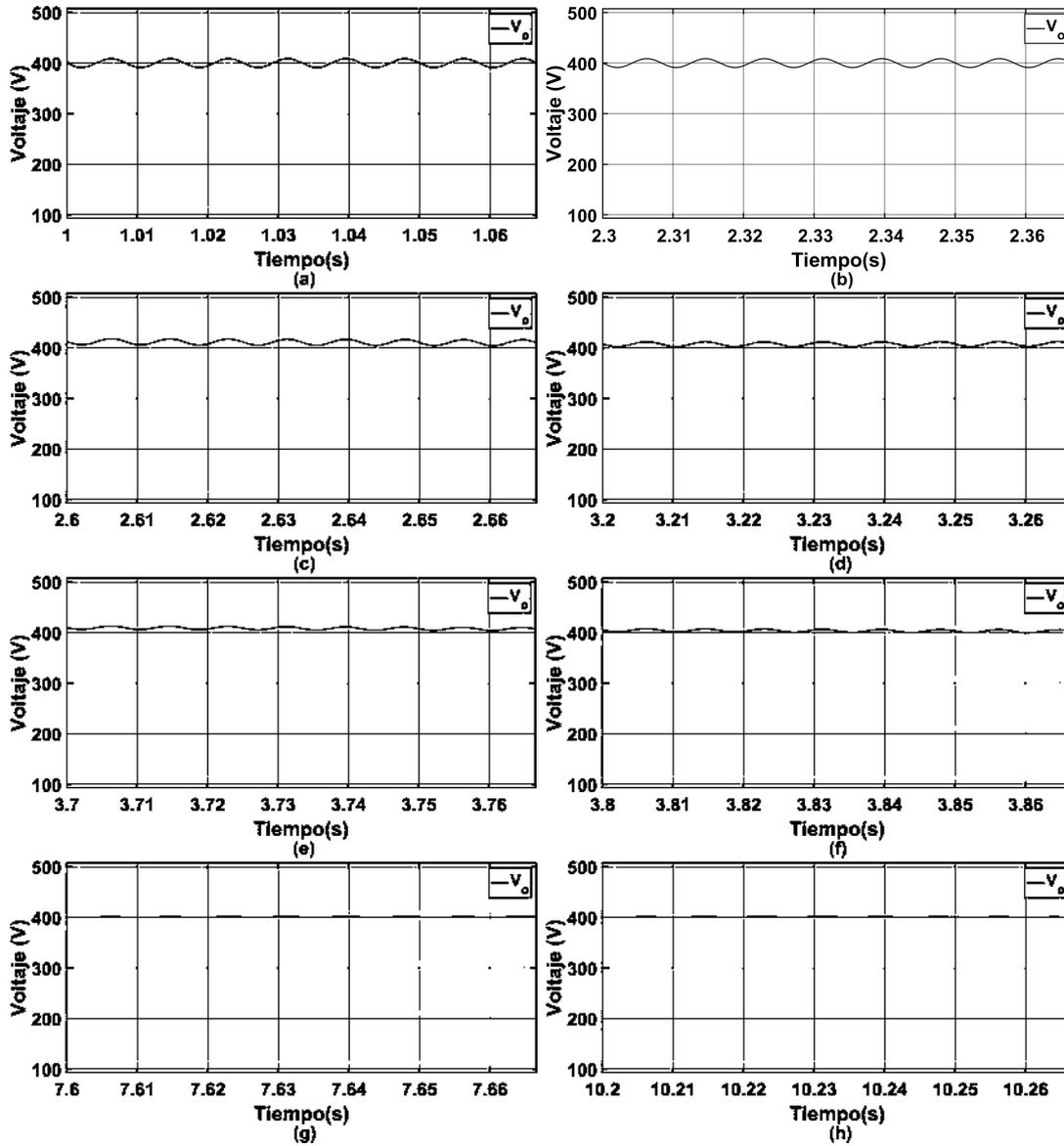


Figura 4.36: Voltaje de salida del CFP entrelazado en estado estable para: a).- $R = 24.24\Omega$, b).- 29.09Ω , c).- 35.55Ω , d).- 45.71Ω , e).- 64.0Ω , f).- 106.66Ω , g).- 320Ω , h).- 800Ω .

Con el propósito de evaluar el desempeño del sistema de control ante cambios en carga, a continuación se cuantificará la regulación de la carga. La regulación de la carga se puede determinar con:

$$R_c = \frac{V_{o,max} - V_{o,nom}}{V_{o,max}} \times 100 \quad (4.1)$$

en donde $V_{o,max}$ y $V_{o,nom}$ son los voltajes máximas y nominales respectivamente.

Por lo tanto, la Tabla 4.15 reporta los niveles de regulación de la carga. Se aprecia que la regulación de la carga disminuye de 3.85% a 0.14% al pasar de a 24.44 Ω hasta $R = 800\Omega$. Es decir en todo momento se mantienen niveles de regulación cercanas a cero.

Tabla 4.15: Niveles de regulación de la carga

R(Ω)	24.24	29.09	35.55	45.71	64.0	106.66	320	800
R_c(%)	0	3.85	2.66	2.19	2.18	1.11	0.37	0.14

La Tabla 4.16 sintetiza los resultados en términos de distorsión armónica total en variables seleccionadas del convertidor de factor de potencia entrelazado.

Tabla 4.16: Distorsión Armónica total en variables seleccionadas para el caso C.2

R	V_s	I_s	V_d	I_L	I_{L1}	I_{L2}	I_o	V_o
[Ω]	[%]	[%]	[%]	[%]	[%]	[%]	[%]	[%]
24.24	0	0.87	48.63	48.74	48.76	48.76	1.55	1.55
26.666	0	0.85	48.63	48.67	48.7	48.7	1.50	1.42
29.09	0	0.84	48.63	48.75	48.79	48.78	1.35	1.3
32	0	0.838	48.63	48.69	48.72	48.73	1.159	1.247
35.555	0	0.7996	48.64	48.52	48.58	48.58	1.171	1.07
40	0	0.7979	48.64	48.51	48.58	48.58	0.903	0.9385
45.714	0	0.8644	48.64	48.55	48.64	48.64	0.8154	0.8221
53.333	0	0.964	48.64	48.49	48.62	48.62	0.8313	0.7098
64	0	1.129	48.64	48.46	48.65	48.64	0.5718	0.5835
80	0	1.399	48.64	48.49	48.79	48.79	0.5246	0.4714
106.666	0	1.888	48.64	48.54	49.7	49.07	0.4714	0.3543
160	0	2.833	48.64	48.54	49.73	49.73	0.3043	0.2358
320	0	5.724	48.64	49.01	53.58	53.59	0.1859	0.1185
640	0	10.71	48.64	50.38	65.97	65.94	0.1221	0.062
800	0	12.89	48.63	51.17	73.25	73.28	0.2638	0.04603
1066.667	0	15.91	48.63	52.36	82.91	82.93	0.2341	0.03757
1600	0	23.66	48.63	56.22	101.3	101.2	0.3125	0.02522
3200	0	41.2	48.63	68.13	130.5	130.3	0.5026	0.01467

Se puede apreciar que el THD de la corriente de entrada comienza en 0.87% por un valor de resistencia de 24.24 Ω y aumenta hasta 41.2% con una resistencia de 41.2 Ω .

por su parte, el voltaje de salida disminuye de 1.55 % hasta 0.01467 % al pasar de 24.24 Ω hasta 3200 Ω , respectivamente.

En la Tabla 4.17 se reporta el desempeño del CFP entrelazado en términos de potencias y factor de potencia. Se puede apreciar que al variar la carga resistiva la potencia de entrada y salida se reduce gradualmente. Por otra parte, se puede observar que el factor de potencia de desplazamiento y el factor de potencia se mantienen prácticamente constante al variar la carga para reproducir el proceso de carga del vehículo eléctrico.

Tabla 4.17: Potencia y factor de potencia para el caso C.2

R(Ω)	P_e(W)	Q(VAR)	P_o(W)	FPD	FP
24.24	7450	-40	6600	1	0.9999
29.09	6673	-9.561	5978	1	0.9999
35.55	5191	-12.07	4814	1	0.9999
45.71	3881	-19.67	3640	1	0.9999
64	2763	-22.59	2643	1	0.9999
106.66	1580	-19.43	1530	0.9999	0.9997
320	513.8	-17.41	502	0.9994	0.9978
800	204.7	-7.643	201.1	0.9993	0.9911

4.4. Conclusión

En este capítulo se reportó el desempeño del corrector de factor de potencia ante diferentes condiciones de operación. Se evaluó el desempeño del sistema de control digital con doble lazo de control ante cambios de referencia, contaminación armónica en el voltaje de entrada y cambios en la carga de salida.

En términos del factor de potencia, en este capítulo se demostró que la operación del CFP alcanzó máximos de 0.99. Además, se observó que los valores máximos asociados al FPD fue de 1.0. Esto demuestra que el diseño del CFP garantiza la operación con un alto valor de FP bajo diferentes condiciones de operación.

Respecto a la corriente de entrada, los resultados de simulación demostraron que

la forma de onda de la corriente de entrada se encuentra en fase con el voltaje de entrada y presenta un bajo nivel de distorsión. Por otra parte, el sistema de control presentó un desempeño adecuado ante disturbios en el voltaje de referencia, en el voltaje de entrada y en la carga. Por ejemplo, los niveles de regulación reportados máximos y mínimos fueron de 3.85 % y 0.14 % respectivamente.

Capítulo 5

Conclusiones y Recomendaciones para trabajos futuros

En este capítulo se sintetizan los principales resultados de esta investigación. Además, se enfatiza la importancia científica del trabajo y se discuten posibles trabajos de investigación futuros.

5.1. Conclusiones Generales

En este trabajo de tesis se han investigado diversos aspectos concernientes con la aplicación de topologías de correctores de factor de potencia monofásicos y bifásicos para el desarrollo de cargadores de vehículos eléctricos. En particular, se diseñó y simuló un corrector de factor de potencia para un cargador de vehículo eléctrico tipo 2 de 3.3 kW. La etapa de potencia del controlador de factor de potencia se implementó con un puente rectificador monofásico y un convertidor elevador CC-CC. Además, se diseñó un controlador digital para el controlador de factor de potencia usando una estructura de doble lazo de control. Tanto la corriente en el inductor del convertidor elevador como el voltaje de salida se regulan con controladores PI digitales, cuyos coeficientes se sintonizan usando el método de respuesta a

la frecuencia. Los controladores PI digitales se diseñaron usando el diagrama de Bode del sistema y especificaciones de margen de fase y frecuencia cruce.

Se observó que los parámetros de los controladores PI involucrados en el esquema de control de doble lazo se calcularon adecuadamente mediante el método de respuesta a la frecuencia. Los resultados de los casos de estudio presentados en este trabajo de tesis demostraron el desempeño adecuado del sistema de control de doble lazo con controles PI ante escenarios de cambios en las referencias de entrada y disturbios tales como contaminación armónica en el voltaje de entrada y cambios en la carga.

Se demostró que el corrector de factor de potencia monofásico cumplió con su propiedad inherente de proveer un alto valor de factor de potencia. Los resultados de simulación indicaron valores de factor de potencia en el orden de 0.9999. Se demostró también que el sistema de control es capaz de regular la corriente en el inductor y, como consecuencia, la corriente de entrada de forma tal que la corriente de entrada presenta una forma de onda prácticamente sinusoidal. Por lo tanto, el nivel de distorsión armónica total observado en la corriente de entrada fue de 1.68 %. Por su parte, la carga se alimentó con una potencia de 3.3 kW y el voltaje se reguló en 400 V, en donde el nivel de %THD en el voltaje de salida fue de solo 0.78 %. La única componente armónica observada en el voltaje de salida fue la segunda armónica.

Por otra parte, en este trabajo se abordó el análisis del corrector de factor de potencia con una topología bifásica entrelazada. Se implementó un corrector de factor de potencia de 6.6 kW con la topología bifásica entrelazada. Esta topología permite aumentar la potencia de salida del corrector de factor de potencia sin necesidad de incrementar la capacidad de los elementos pasivos de almacenamiento de energía. Además, este tipo de corrector de factor de potencia permite reducir aún más la distorsión de la corriente de entrada y mejora aún más el factor de potencia respecto a la topología monofásica. De hecho, los resultados de simulación demostraron que el %THD de la corriente de entrada se redujo a solo 0.87 %. Recordando que el %THD de la corriente de entrada reportado para el corrector de factor de potencia monofásico fue de 1.87 %, entonces el corrector de factor de

potencia bifásico entrelazado reduce el rizado de la corriente en un 50 % aproximadamente.

Se puede apreciar que el enfoque de investigación se centró en examinar el corrector de factor de potencia con la topología basada en un convertidor elevador CC-CC. Este enfoque de investigación tuvo como objetivo explorar la posibilidad de implementar una etapa de corrección de factor de potencia en donde la corriente de entrada presente un contenido armónico reducido, un factor de potencia cercano a la unidad y un voltaje de salida mayor que la amplitud del voltaje de entrada con poco rizado. Si bien las topologías analizadas no son nuevas y el número de topologías analizadas es reducido, este trabajo de tesis sienta las bases para desarrollar futuros trabajos de investigación novedosos. Los modelos desarrollados y los métodos implementados en este trabajo servirán para comparar las topologías novedosas de cargadores de vehículos eléctricos y, en particular, correctores de factor de potencia que se desarrollen en el futuro

5.2. Trabajos Futuros

En este trabajo de tesis se ha realizado investigación para el diseño y simulación de un corrector de factor de potencia con una topología entrelazada para aplicaciones de recarga de vehículos eléctricos. Sin embargo, existen otras topologías que ofrecen características que sin duda son de interés para el desarrollo de cargadores de vehículos eléctricos. Por lo tanto, a continuación se enlistan algunos trabajos futuros que se pueden derivar de este trabajo de tesis:

- Diseñar y simular la segunda etapa de conversión del cargador del vehículo eléctrico usando topologías de puente completo con defasamiento y convertidores resonantes con la finalidad de reproducir el perfil de carga de la batería de ion de litio en los modos de corriente y voltaje constantes.
- Explorar nuevas arquitecturas para el corrector de factor de potencia tales como “Totem-Pole” para alimentación monofásica y puente trifásico para alimentación trifásica.

- Diseñar y simular un corrector de factor de potencia de flujo bidireccional que permite intercambiar potencia activa y reactiva con la red eléctrica de potencia.
- Realizar experimentos en el laboratorio mediante el uso de plataformas de simulación “Hardware in the loop” para validar los resultados obtenidos por simulación.

Apéndice A

El Cálculo de los elementos pasivos involucrados en el diseño del convertidor elevador CC-CC se presentan en este Apéndice.

Tabla .1: Diseño de la inductancia

Datos	Incognitos	Formulas	Soluciones
$V_s = 220 \text{ V}$	$D = ?$	$D = \frac{V_{o,ref} - V_s \times \sqrt{2}}{V_{o,ref}}$	$D = \frac{400 - 220 \times \sqrt{2}}{400}$ $D = 0.222$
$V_{o,ref} = 400\text{V}$	$I_{1pico} = ?$	$I_{1pico} = \frac{2 \times (\frac{P_o}{\eta_{CFP} \times 0.01})}{V_s \times \sqrt{2}}$	$I_{1pico} = \frac{2 \times (\frac{3300}{92 \times 0.01})}{V_s \times \sqrt{2}}$
$P_o = 3300\text{W}$	$\Delta I = ?$	$\Delta I = \frac{I_{Lrizado}}{100} \times I_{1pico}$	$I_{1pico} = 23.0578 \text{ A}$ $\Delta I = \frac{3}{100} \times 23.0578$
$\eta_{CFP} = 92$	$L = ?$	$L = \frac{D \times V_s \times \sqrt{2}}{\Delta I \times f_{sw}}$	$\Delta I = 0.691734 \text{ A}$ $L = \frac{0.222 \times 220 \times \sqrt{2}}{0.691734 \times 50000}$ $L = 1.997 \times 10^{-3} \text{ H}$ $L = 2 \text{ mH}$
$I_{Lrizado} = 3$			
$f_{sw} = 50000\text{Hz}$			

Tabla .2: Diseño de la capacitancia

Datos	Incognitos	Formulas	Soluciones
$V_{o,ref} = 400 \text{ V}$	$C = ?$	$C = \frac{2 \times P_o}{((V_{o,ref})^2 - (V_{o,min})^2) \times f_{red}}$	$C = \frac{2 \times 3300}{((400)^2 - (340)^2) \times 60}$
$V_{o,min} = 340\text{V}$			$C = 2.477 \times 10^{-3} \text{ F}$
$P_o = 3300\text{W}$			$C = 2.5 \text{ mF}$
$f_{red} = 60\text{Hz}$			

Referencias

- [Buso et al., 1998] Buso, S., Mattavelli, P., Rossetto, L., y Spiazzi, G. (1998). Simple digital control improving dynamic performance of power factor preregulators. *IEEE Transactions on Power Electronics*, 13(5):814–823.
- [Ellabban et al., 2011] Ellabban, O., Mierloy, J. V., y Lataire, P. (2011). A dsp based dual loop digital controller design and implementation of a high power boost converter for hybrid electric vehicles applications. *Journal of Power Electronics*, pages 113–119.
- [Garcia et al., 1999] Garcia, O., Cobos, J., Alou, P., Prieto, R., y Uceda, J. (1999). A simple single-switch single-stage ac/dc power converter with fast output voltage regulation. In *30th Annual IEEE Power Electronics Specialists Conference. Record. (Cat. No.99CH36321)*, volume 1, pages 111–116 vol.1.
- [Garcia et al., 1997] Garcia, O., Cobos, J., Alou, P., Prieto, R., Uceda, J., y Ollero, S. (1997). A new family of single stage ac/dc power factor correction converters with fast output voltage regulation. In *PESC97. Record 28th Annual IEEE Power Electronics Specialists Conference. Formerly Power Conditioning Specialists Conference 1970-71. Power Processing and Electronic Specialists Conference 1972*, volume 1, pages 536–542 vol.1.
- [Garcia et al., 2003] Garcia, O., Cobos, J., Prieto, R., Alou, P., y Uceda, J. (2003). Single phase power factor correction: a survey. *IEEE Transactions on Power Electronics*, 18(3):749–755.
- [Garcia et al., 2000] Garcia, O., Martinez-Avial, M., Cobos, J., Uceda, J., Gonzalez, J., y

- Navas, J. (2000). Harmonic reducer converter. In *2000 IEEE 31st Annual Power Electronics Specialists Conference. Conference Proceedings (Cat. No.00CH37018)*, volume 2, pages 583–587 vol.2.
- [Gegner et al., 1994] Gegner, J., Hung, C.-Y., y Lee, C. (1994). High power factor ac-to-dc converter using a reactive shunt regulator. In *Proceedings of 1994 Power Electronics Specialist Conference - PESC'94*, volume 1, pages 349–355 vol.1.
- [Grady y Gilleskie, 1993] Grady, W. y Gilleskie, R. (1993). Harmonics and how they relate to power factor. *Prac. of the EPRI Power Quality & Opportunities conference*, pages 1–8.
- [Hernando et al., 1999] Hernando, M., Sebastian, J., Villegas, P., y Ollero, S. (1999). Improving dynamic response of power-factor correctors by using series-switching postregulator. *IEEE Transactions on Industrial Electronics*, 46(3):563–568.
- [Jiang y Lee, 1994] Jiang, Y. y Lee, F. (1994). Single-stage single-phase parallel power factor correction scheme. In *Proceedings of 1994 Power Electronics Specialist Conference - PESC'94*, volume 2, pages 1145–1151 vol.2.
- [Jianwi y Kiat, 2011] Jianwi, L. y Kiat, J. (2011). Design guide for boost type ccm pfc with ice2pcsxx: Application note. *Infineon Technologies*, pages 1–37.
- [J.J.Spangler, 1985] J.J.Spangler (1985). A power factor corrected, mosfet, multiple output, flyback switching power supply. In *PCI*, pages 19–32.
- [Jovanovic y Crow, 1997] Jovanovic, M. y Crow, D. (1997). Merits and limitations of full-bridge rectifier with lc filter in meeting iec 1000-3-2 harmonic-limit specifications. *IEEE Transactions on Industry Applications*, 33(2):551–557.
- [Kheraluwala et al., 1991] Kheraluwala, M., Steigerwald, R., y Gurumoorthy, R. (1991). A fast-response high power factor converter with a single power stage. In *PESC '91 Record 22nd Annual IEEE Power Electronics Specialists Conference*, pages 769–779.
- [Kong et al., 2008] Kong, P., Wang, S., y Lee, F. C. (2008). Common mode emi noise suppression for bridgeless pfc converters. *IEEE Transactions on Power Electronics*, 23(1):291–297.

- [Kushwaha y Singh, 2019] Kushwaha, R. y Singh, B. (2019). An improved sepic pfc converter for electric vehicle battery charger. In *2019 IEEE Industry Applications Society Annual Meeting*, pages 1–8.
- [Lamar et al., 2008] Lamar, D. G., Fernandez, A., Arias, M., Rodriguez, M., Sebastian, J., y Hernando, M. M. (2008). A unity power factor correction preregulator with fast dynamic response based on a low-cost microcontroller. *IEEE Transactions on Power Electronics*, 23(2):635–642.
- [Mallik et al., 2018] Mallik, A., Lu, J., y Khaligh, A. (2018). Sliding mode control of single-phase interleaved totem-pole pfc for electric vehicle onboard chargers. *IEEE Transactions on Vehicular Technology*, 67(9):8100–8109.
- [Mohan et al., 2003] Mohan, N., Undeland, T. M., y Robbins, W. P. (2003). *Power Electronics. Converters, Applications and Design*. John Wiley and Sons, Inc, third edition.
- [Mummadi, 2011] Mummadi, V. (2011). Design of robust digital pid controller for h-bridge soft-switching boost converter. *IEEE Trans. Ind. Electron.*, 58(7):2883–2897.
- [Musavi et al., 2011] Musavi, F., Eberle, W., y Dunford, W. G. (2011). A high-performance single-phase bridgeless interleaved pfc converter for plug-in hybrid electric vehicle battery chargers. *IEEE Transactions on Industry Applications*, 47(4):1833–1843.
- [Musavi et al., 2012] Musavi, F., Edington, M., Eberle, W., y Dunford, W. G. (2012). Evaluation and efficiency comparison of front end ac-dc plug-in hybrid charger topologies. *IEEE Transactions on Smart Grid*, 3(1):413–421.
- [Ogata et al., 1996] Ogata, Katsuhiko, Aranda, P., y José, G. (1996). *Sistemas de control en tiempo discreto*.
- [Omar et al., 2011] Omar, E., Joeri, V.-M., y Philippe, L. (2011). A dsp-based dual loop digital controller design and implementation of a high power boost converter for hybrid electric vehicles applications. In *Journal of Power Electronics*, pages 113–119.
- [Online, 2013] Online (2013). 2013 nissan leaf: Battery charge profiles at different temperatures. In *Idaho National Laboratory*, <https://avt.inl.gov/project-type/data.html>.

- [Pai et al., 2014] Pai, K.-J., Chien, M.-D., Hsieh, C.-C., Cheng, M., Liang, C.-K., Lo, Y.-K., Liu, Y.-C., y Tseng, P.-J. (2014). Implementation and design of high-power fast charger for lithium-ion battery pack. *Int. J. Circuit Theory Appl.*, 42:1154–1171.
- [Paipa et al., 2020] Paipa, C. C., Ramirez, J. C., Trujillo R., C. L., Alarcón V., J. A., y Jaramillo M., A. A. (2020). Diseño de cargador de baterías con baja distorsión armónica de corriente para aplicación en vehículos eléctricos. *Ingeniare. Revista chilena de ingeniería*, 28:706 – 717.
- [Prasanna et al., 2017] Prasanna, U. R., Singh, A. K., y Rajashekara, K. (2017). Novel bidirectional single-phase single-stage isolated ac/dc converter with pfc for charging of electric vehicles. *IEEE Transactions on Transportation Electrification*, 3(3):536–544.
- [Rathore et al., 2020] Rathore, N., Gangavarapu, S., Rathore, A. K., y Fulwani, D. (2020). Emulation of loss free resistor for single-stage three-phase pfc converter in electric vehicle charging application. *IEEE Transactions on Transportation Electrification*, 6(1):334–345.
- [Redl y Erisman, 1994] Redl, R. y Erisman, B. (1994). Reducing distortion in peak-current-controlled boost power-factor correctors. In *3rd International Power Electronic Congress. Technical Proceedings. CIEP '94*, pages 92–100.
- [Redl et al., 1997] Redl, R., Tenti, P., y Daan van Wyk, J. (1997). Power electronics' polluting effects. *IEEE Spectrum*, 34(5):32–39.
- [Sebastian et al., 1996] Sebastian, J., Villegas, P., Nuno, F., y Hernando, M. (1996). Very efficient two-input dc-to-dc switching post-regulators. In *PESC Record. 27th Annual IEEE Power Electronics Specialists Conference*, volume 1, pages 874–880 vol.1.
- [Serra y De Angelo, 2015] Serra, F. M. y De Angelo, C. H. (2015). Control strategy for an electric vehicle battery charger with unity power factor. In *2015 XVI Workshop on Information Processing and Control (RPIC)*, pages 1–6.
- [Soeiro et al., 2012] Soeiro, T. B., Friedli, T., y Kolar, J. W. (2012). Swiss rectifier – a novel three-phase buck-type pfc topology for electric vehicle battery charging. In *2012 Twenty-*

- Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, pages 2617–2624.
- [Spangler y Behera, 1993] Spangler, J. y Behera, A. (1993). A comparison between hysteric and fixed frequency boost converters used for power factor correction. In *Proceedings Eighth Annual Applied Power Electronics Conference and Exposition*,, pages 281–286.
- [IEEE Std 519, 2014] IEEE Std 519 (2014). IEEE recommended practice and requirements for harmonic control in electric power systems. *IEEE Std 519-2014 (Revision of IEEE Std 519-1992)*, pages 1–29.
- [Toshiba, 2019] Toshiba (2019). *Power factor correction (PFC) circuits*. Toshiba Electronic Devices and Storage Corporation.
- [Vahedi et al., 2015] Vahedi, H., Labbe, P.-A., y Al-Haddad, K. (2015). Single-phase single-switch vienna rectifier as electric vehicle pfc battery charger. In *2015 IEEE Vehicle Power and Propulsion Conference (VPPC)*, pages 1–6.
- [Vega-Ayala, 2018] Vega-Ayala, H. (2018). *Estrategias de recarga controladas para la integración del parque vehicular eléctrico en redes eléctricas de potencia usando flujos de potencia óptimas*. Universidad Michoacana.
- [Zane y Maksimovic, 1998] Zane, R. y Maksimovic, D. (1998). Nonlinear-carrier control for high-power-factor rectifiers based on up-down switching converters. *IEEE Transactions on Power Electronics*, 13(2):213–221.
- [Zhou et al., 2001] Zhou, J., Lu, Z., Lin, Z., Ren, Y., Qian, Z., y Wang, Y. (2001). Novel sampling algorithm for dsp controlled 2 kw pfc converter. *IEEE Transactions on Power Electronics*, 16(2):217–222.